

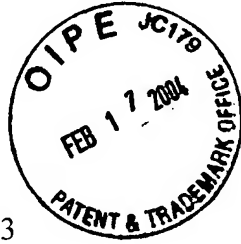
IN THE UNITED STATES PATENT AND TRADEMARK OFFICE

In re application of

Akio SUGI, et al.

Serial No.: 10/720,738

Filed: November 24, 2003



Group Art Unit:

Examiner:

For: SEMICONDUCTOR DEVICE AND METHOD OF MANUFACTURING THE DEVICE

Certificate of Mailing

I hereby certify that this paper is being deposited with the United States Postal Service as first class mail in an envelope addressed to: Commissioner for Patents, P.O. Box 1450, Alexandria, VA 22313-1450 on:

Date: 02/13/04

By: [Signature]  
Marc A. Rossi

CLAIM FOR PRIORITY

Commissioner for Patents  
P.O. Box 1450  
Alexandria, VA 22313-1450

Sir:

The benefit of the filing dates of the following prior foreign applications filed in the following country is hereby requested for the above-identified application and the priority provided in 35 U.S.C. § 119 is hereby claimed:

JAPAN 2002-340186      November 22, 2002;

JAPAN 2003-176327      June 20, 2003

In support of this claim, certified copies of said original foreign applications are filed herewith. It is requested that the file of this application be marked to indicate that the requirements of 35 U.S.C. 119 have been fulfilled and that the Patent and Trademark Office kindly acknowledge receipt of this document.

Respectfully submitted,

02/13/04  
Date

[Signature]  
Marc A. Rossi  
Registration No. 31,923

Attorney Docket: FUJI:280

日本国特許庁  
JAPAN PATENT OFFICE

別紙添付の書類に記載されている事項は下記の出願書類に記載されている事項と同一であることを証明する。

This is to certify that the annexed is a true copy of the following application as filed with this Office.

出願年月日  
Date of Application: 2003年 6月20日

出願番号  
Application Number: 特願2003-176327

[ST. 10/C]: [JP2003-176327]

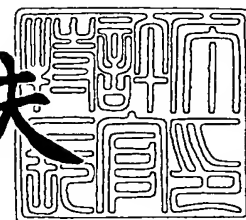
出願人  
Applicant(s): 富士電機デバイステクノロジー株式会社



2004年 2月 2日

特許庁長官  
Commissioner,  
Japan Patent Office

今井康夫



出証番号 出証特2003-3097404

【書類名】 特許願

【整理番号】 03P00207

【提出日】 平成15年 6月20日

【あて先】 特許庁長官殿

【国際特許分類】 H01L 29/78

【発明者】

【住所又は居所】 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内

【氏名】 杉 祥夫

【発明者】

【住所又は居所】 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内

【氏名】 藤島 直人

【発明者】

【住所又は居所】 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内

【氏名】 北村 睦美

【発明者】

【住所又は居所】 神奈川県川崎市川崎区田辺新田 1 番 1 号 富士電機株式会社内

【氏名】 田淵 勝也

【特許出願人】

【識別番号】 000005234

【氏名又は名称】 富士電機株式会社

【代理人】

【識別番号】 100104190

【弁理士】

【氏名又は名称】 酒井 昭徳

## 【先の出願に基づく優先権主張】

【出願番号】 特願2002-340186

【出願日】 平成14年11月22日

## 【手数料の表示】

【予納台帳番号】 041759

【納付金額】 21,000円

## 【提出物件の目録】

【物件名】 明細書 1

【物件名】 図面 1

【物件名】 要約書 1

【包括委任状番号】 0008358

【プルーフの要否】 要



【書類名】 明細書

【発明の名称】 半導体装置およびその製造方法

【特許請求の範囲】

【請求項 1】 半導体基板に設けられたトレンチ、半導体素子として電流を駆動する活性領域における前記トレンチの底部に形成された第 1 の拡散領域、および前記トレンチの外側の基板表面領域に形成された第 2 の拡散領域を具備し、前記第 1 の拡散領域と前記第 2 の拡散領域との間で電流が流れる半導体装置において、

前記トレンチは、前記活性領域に形成された第 1 のトレンチと、前記第 1 のトレンチと交差しメッシュパターンを形成する第 2 のトレンチとを有し、

エッチングされずに残った島状の非トレンチエッチング領域は、前記メッシュパターンのトレンチにつながる 1 以上の第 3 のトレンチにより、複数の小領域に分割されており、

前記第 2 の拡散領域と、前記第 2 の拡散領域に電氣的に接続する電極とを接続するためのコンタクト部が、当該非トレンチエッチング領域内の全小領域にまたがるように配置されていることを特徴とする半導体装置。

【請求項 2】 前記第 3 のトレンチは、前記第 1 のトレンチに対して平行であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 3】 前記第 3 のトレンチは、前記第 2 のトレンチに対して平行であることを特徴とする請求項 1 に記載の半導体装置。

【請求項 4】 前記第 3 のトレンチは、前記第 1 のトレンチおよび前記第 2 のトレンチの両方に対して斜めであることを特徴とする請求項 1 に記載の半導体装置。

【請求項 5】 前記第 3 のトレンチは、前記第 1 のトレンチに対して平行、前記第 2 のトレンチに対して平行、前記第 1 のトレンチおよび前記第 2 のトレンチの両方に対して斜め、のいずれか 2 つ、または 3 つの組み合わせであることを特徴とする請求項 1 に記載の半導体装置。

【請求項 6】 半導体基板に設けられたトレンチ、トランジスタとして電流を駆動する活性領域における前記トレンチの底部に形成された第 1 の拡散領域、

前記トレンチの外側の基板表面領域に形成された第2の拡散領域、前記トレンチに沿って前記トレンチの内側に形成されたゲート絶縁膜、前記ゲート絶縁膜の内側に形成された第1の導電体、前記活性領域における前記第1の導電体の内側に層間絶縁膜を介して形成され、かつ前記第1の拡散領域に電氣的に接続する第2の導電体、層間絶縁膜を貫通して前記第2の拡散領域に電氣的に接続する第1の電極、および層間絶縁膜を貫通して前記第2の導電体に電氣的に接続する第2の電極を具備するトレンチ横型トランジスタよりなる半導体装置において、

前記トレンチは、前記活性領域に形成された第1のトレンチと、前記第1のトレンチと交差しメッシュパターンを形成する第2のトレンチとを有し、

エッチングされずに残った島状の非トレンチエッチング領域は、前記メッシュパターンのトレンチにつながる1以上の第3のトレンチにより、複数の小領域に分割されており、

前記第2の拡散領域と前記第1の電極とを接続するためのコンタクト部が、当該非トレンチエッチング領域内の全小領域にまたがるように配置されていることを特徴とする半導体装置。

【請求項7】 前記第3のトレンチは、前記第1のトレンチに対して平行であることを特徴とする請求項6に記載の半導体装置。

【請求項8】 前記第3のトレンチは、前記第2のトレンチに対して平行であることを特徴とする請求項6に記載の半導体装置。

【請求項9】 前記第3のトレンチは、前記第1のトレンチおよび前記第2のトレンチの両方に対して斜めであることを特徴とする請求項6に記載の半導体装置。

【請求項10】 前記第3のトレンチは、前記第1のトレンチに対して平行、前記第2のトレンチに対して平行、前記第1のトレンチおよび前記第2のトレンチの両方に対して斜め、のいずれか2つ、または3つの組み合わせであることを特徴とする請求項6に記載の半導体装置。

【請求項11】 前記第2の拡散領域はドレイン領域であり、前記第1の拡散領域はソース領域であることを特徴とする請求項6～10のいずれか一つに記載の半導体装置。

【請求項 12】 前記第2の拡散領域はソース領域であり、前記第1の拡散領域はドレイン領域であることを特徴とする請求項6～10のいずれか一つに記載の半導体装置。

【請求項 13】 前記第3のトレンチ内は前記ゲート絶縁膜を介して前記第1の導電体により埋められており、当該第3のトレンチ内の第1の導電体と前記第1の電極とは、層間絶縁膜により絶縁されていることを特徴とする請求項11または12に記載の半導体装置。

【請求項 14】 前記第1のトレンチの側部の一部に沿って、前記ゲート絶縁膜よりも厚い層間絶縁膜が設けられていることを特徴とする請求項6～13のいずれか一つに記載の半導体装置。

【請求項 15】 半導体基板に設けられたトレンチ、半導体素子として電流を駆動する活性領域における前記トレンチの底部に形成された第1の拡散領域、および前記トレンチの外側の基板表面領域に形成された第2の拡散領域を具備し、前記第1の拡散領域と前記第2の拡散領域との間で電流が流れる半導体装置において、

前記トレンチは、前記活性領域に形成された第1のトレンチと、前記第1のトレンチと交差しメッシュパターンを形成する第2のトレンチとを有し、

前記第1の拡散領域は、前記第1のトレンチの底部および前記第2のトレンチの底部に形成されていることを特徴とする半導体装置。

【請求項 16】 前記第2のトレンチの幅は、前記第1のトレンチの幅よりも狭いことを特徴とする請求項15に記載の半導体装置。

【請求項 17】 前記第2の拡散領域はドレイン領域であり、前記第1の拡散領域はソース領域であり、前記第1のトレンチおよび前記第2のトレンチの内側には絶縁膜を介して第1の導電体が形成されており、前記第1のトレンチ内の前記第1の導電体の内側にはさらに層間絶縁膜を介して、前記第1の拡散領域に電気的に接続する第2の導電体が形成されていることを特徴とする請求項15または16に記載の半導体装置。

【請求項 18】 前記第2の拡散領域はソース領域であり、前記第1の拡散領域はドレイン領域であり、前記第1のトレンチおよび前記第2のトレンチの内

側には絶縁膜を介して第1の導電体が形成されており、前記第1のトレンチ内の前記第1の導電体の内側にはさらに層間絶縁膜を介して、前記第1の拡散領域に電氣的に接続する第2の導電体が形成されていることを特徴とする請求項15または16に記載の半導体装置。

【請求項19】 前記第1のトレンチの側部、および前記第2のトレンチの側部もしくは底部に、前記第1のトレンチおよび前記第2のトレンチ内の前記絶縁膜よりも厚い層間絶縁膜がさらに設けられていることを特徴とする請求項17または18に記載の半導体装置。

【請求項20】 半導体素子として電流を駆動する活性領域に形成された第1のトレンチ、前記第1のトレンチと交差しメッシュパターンを形成する第2のトレンチ、前記第1のトレンチの底部および前記第2のトレンチの底部に形成された第1の拡散領域、および前記トレンチの外側の基板表面領域に形成された第2の拡散領域を具備し、前記第1の拡散領域と前記第2の拡散領域との間で電流が流れる半導体装置を製造するにあたって、

前記半導体基板に前記第1のトレンチおよび前記第2のトレンチを形成する工程と、

前記第1のトレンチの底部および前記第2のトレンチの底部に前記第1の拡散領域を形成する工程と、

前記第1のトレンチおよび前記第2のトレンチを埋める工程と、

半導体基板の表面領域に前記第2の拡散領域を形成する工程と、

を順におこなうことを特徴とする半導体装置の製造方法。

#### 【発明の詳細な説明】

##### 【0001】

#### 【発明の属する技術分野】

本発明は、半導体装置およびその製造方法に関し、特に半導体基板に形成されたトレンチを利用した絶縁ゲート型のパワー半導体素子を含む半導体装置およびその製造方法に関する。

##### 【0002】

#### 【従来の技術】

近年、CMOSプロセスをベースにした高性能横型パワーMOSFETの開発が活発におこなわれている。特に、最近では、従来のプレーナ型の横型パワーMOSFETと比較して、さらなる低オン抵抗化と、パワーICに集積する際の高集積化が可能なトレンチ横型パワーMOSFET（以下、TLPMとする）が注目されている（たとえば、特許文献1、特許文献2参照。）。

#### 【0003】

本発明者らは、TLPMの平面レイアウトに関して、トレンチ領域をメッシュ状に形成し、トレンチエッチングされない領域が島状に残るメッシュパターンについて先に出願し、出願公開されている（たとえば、特許文献3参照。）。図126は、この先願発明の中で開示されているメッシュ状トレンチパターンの基本パターンを示す図である。

#### 【0004】

図126において、ハッチングで示した領域がトレンチエッチング領域1であり、非トレンチエッチング領域2は島状に残る領域である。また、符号3および符号4はそれぞれドレインコンタクトおよびドレイン電極であり、符号5および符号6はそれぞれソースコンタクトおよびソース電極である。トレンチエッチング領域1のうちソース電極6が形成される非トレンチエッチング領域2間（ $W_t$ ）を活性領域とする。

#### 【0005】

トレンチエッチング領域1には、ゲート絶縁膜、ゲートポリシリコンが形成され、活性領域にはさらに、たとえばソースポリシリコンなどが形成される。トレンチ底部には、たとえばソース領域、ベース領域およびボディ領域などが形成される。非トレンチエッチング領域2には、たとえばドレイン領域および拡張ドレイン領域などが形成される（図12および図13参照）。

#### 【0006】

ところで、一般にMOSFETにおいて単位面積当たりのオン抵抗が低い方が望ましいが、この単位面積当たりのオン抵抗を決める重要なパラメータとして単位面積当たりのチャネル幅（以下、チャネル密度とする）がある。チャネル幅を $W_{ch}$ とし、素子面積を $A$ で表すと、チャネル密度 $P$ の値は、つぎの（1）式で

与えられる。トランジスタの高集積化をおこない、単位面積当たりの電流駆動能力を高めるためにはチャネル密度  $P$  の値が大きい方がよい。

#### 【0007】

$$P = W_{ch} / A \quad \dots (1)$$

#### 【0008】

説明の便宜上、図 126 において、非トレンチエッチング領域 2 を長方形  $STUV$  とする。長方形  $STUV$  に関し、この長方形  $STUV$  のドレイン電極 4 またはソース電極 6 の長手方向に対して平行な方向（以下、縦方向とする）の辺の長さ、および縦方向に垂直な方向（以下、横方向とする）の辺の長さを、それぞれ  $S_t$  および  $L_t$  とする。また、縦方向に隣り合う非トレンチエッチング領域 2 間の距離を  $W_g$  とし、横方向に隣り合う非トレンチエッチング領域 2 間の距離を  $W_t$  とする。

#### 【0009】

また、縦方向に隣り合うトレンチ（トレンチ自体は横方向に伸びる）の各中心線と、横方向に隣り合うトレンチ（トレンチ自体は縦方向に伸びる）の各中心線とが交差してできる長方形を  $EFGH$  とする。長方形  $EFGH$  の面積  $A$  は、つぎの (2) 式で表される。

#### 【0010】

$$\begin{aligned} A &= (W_t / 2 + L_t + W_t / 2) \times (W_g / 2 + S_t + W_g / 2) \\ &= (W_t + L_t) \times (W_g + S_t) \quad \dots (2) \end{aligned}$$

#### 【0011】

図 126 に示すメッシュパターンでは、チャネルは非トレンチエッチング領域 2 のまわりに形成されるので、各長方形  $EFGH$  内におけるチャネル幅  $W_{ch}$  は、つぎの (3) 式で表される。したがって、チャネル密度  $P$  は、前記 (1) 式、上記 (2) 式および (3) 式より、つぎの (4) 式で与えられる。

#### 【0012】

$$\begin{aligned} W_{ch} &= 2 (L_t + S_t) \quad \dots (3) \\ P &= 2 (L_t + S_t) / A \\ &= 2 (L_t + S_t) / \{ (W_t + L_t) \times (W_g + S_t) \} \quad \dots (4) \end{aligned}$$

## 【0013】

上述したメッシュ状のトレンチパターンは、従来のストライプ状のトレンチパターンよりもチャンネル密度Pの値が大きくなる。すなわち、図127に示すストライプパターンにおいて、横方向に伸びるトレンチは存在しないが、長方形EFGHを図126と同じように設定すると、各長方形EFGH内のチャンネル幅 $W_{ch}$ は、つぎの(5)式で表される。したがって、チャンネル密度Pは、つぎの(6)式で与えられる。

## 【0014】

$$W_{ch} = 2(W_g + S_t) \quad \dots (5)$$

$$P = 2(W_g + S_t) / \{ (W_t + L_t) \times (W_g + S_t) \} \\ = 2 / (W_t + L_t) \quad \dots (6)$$

## 【0015】

ここで、図126および図127より明らかなように、 $(L_t + S_t)$ の値は $(W_g + S_t)$ の値よりも大きくなるので、上記(6)式と前記(4)との比較より、メッシュパターンの方がストライプパターンよりもチャンネル密度Pが大きくなることが分かる。したがって、メッシュパターンのTLPでは、微細化により、ストライプパターンのTLPよりもチャンネル密度Pを増大させることができるので、単位面積当たりのオン抵抗を低減させることができる。

## 【0016】

## 【特許文献1】

特開2002-184980号公報

## 【特許文献2】

特開2002-270831号公報

## 【特許文献3】

特開2002-353447号公報

## 【0017】

## 【発明が解決しようとする課題】

しかしながら、メッシュパターンのTLPを微細化しようとする、前記 $L_t$ および前記 $S_t$ の寸法を小さくする、すなわち非トレンチエッチング領域2を

小さくする必要がある。そうすると、図126に示すメッシュパターンでは、非トレンチエッチング領域2内にドレインコンタクト3が納まるレイアウトであるため、ドレインコンタクト3が小さくなってしまう。

#### 【0018】

それによって、コンタクト抵抗が増大し、チャネル密度Pの増大分に見合うだけのオン抵抗の低減効果が得られないという問題点がある。また、コンタクトホールの開口不良による導通不良が起こりやすくなるという問題点もある。

#### 【0019】

また、ソース領域が、活性領域のトレンチ底部にのみ存在し、トレンチエッチング領域1内のゲートポリシリコンを基板表面に引き出すための領域（ゲート領域）には設けられていないため、ゲート領域のトレンチ側への電流の回り込みが不十分である。そのため、メッシュ状トレンチパターンによりチャネル密度Pが増大しても、そのチャネル密度Pの増大による低オン抵抗化の効果が十分に発揮されないおそれがある。

#### 【0020】

これらの問題点はいずれも、トレンチエッチング領域1内にドレインポリシリコンを形成し、トレンチ底部にドレイン領域を形成するタイプのTLPMにおいても同様である。

#### 【0021】

本発明は、上記問題点に鑑みてなされたものであって、オン抵抗を低減することが可能なTLPM等の半導体装置およびその製造方法を提供することを目的とする。

#### 【0022】

##### 【課題を解決するための手段】

上記目的を達成するため、本発明にかかる半導体装置は、半導体基板に設けられたトレンチ、半導体素子として電流を駆動する活性領域における前記トレンチの底部に形成された第1の拡散領域、および前記トレンチの外側の基板表面領域に形成された第2の拡散領域を具備し、前記第1の拡散領域と前記第2の拡散領域との間で電流が流れる半導体装置において、前記トレンチは、前記活性領域に



形成された第1のトレンチと、前記第1のトレンチと交差しメッシュパターンを形成する第2のトレンチとを有し、エッチングされずに残った島状の非トレンチエッチング領域は、前記メッシュパターンのトレンチにつながる1以上の第3のトレンチにより、複数の小領域に分割されており、前記第2の拡散領域と、前記第2の拡散領域に電氣的に接続する電極とを接続するためのコンタクト部が、当該非トレンチエッチング領域内の全小領域にまたがるように配置されていることを特徴とする。

#### 【0023】

この発明によれば、非トレンチエッチング領域において第2の拡散領域と電極とを接続するためのコンタクト部は、非トレンチエッチング領域を第3のトレンチにより小領域に分割しない場合のコンタクト部と同じ大きさになる。

#### 【0024】

また、上記目的を達成するため、本発明にかかる半導体装置は、半導体基板に設けられたトレンチ、そのトレンチのうち、トランジスタとして電流を駆動する活性領域における第1のトレンチの底部に形成されたソース領域（またはドレイン領域）、トレンチの外側の基板表面領域に形成されたドレイン領域（またはソース領域）、トレンチの内側にゲート絶縁膜を介して形成されたゲートポリシリコン、活性領域におけるゲートポリシリコンの内側に層間絶縁膜を介して形成され、かつソース領域（またはドレイン領域）に電氣的に接続するソースポリシリコン（またはドレインポリシリコン）、層間絶縁膜を貫通してドレイン領域（またはソース領域）に電氣的に接続するドレイン電極（またはソース電極）、および層間絶縁膜を貫通してソースポリシリコン（またはドレインポリシリコン）に電氣的に接続するソース電極（またはドレイン電極）を具備するトレンチ横型トランジスタにおいて、以下のことを特徴とする。

#### 【0025】

すなわち、トレンチは、活性領域に形成された第1のトレンチと、第1のトレンチと交差しメッシュパターンを形成する第2のトレンチとを有する。また、エッチングされずに残った島状の非トレンチエッチング領域は、メッシュパターンのトレンチにつながる1以上の第3のトレンチにより、複数の小領域に分割され

ている。また、ドレイン領域（またはソース領域）とドレイン電極（またはソース電極）とを接続するためのコンタクト部が、当該非トレンチエッチング領域内の全小領域にまたがるように配置される。

#### 【 0 0 2 6 】

この発明によれば、非トレンチエッチング領域においてドレイン領域（またはソース領域）とドレイン電極（またはソース電極）とを接続するためのコンタクト部は、非トレンチエッチング領域を第 3 のトレンチにより小領域に分割しない場合のコンタクト部と同じ大きさになる。

#### 【 0 0 2 7 】

また、上記目的を達成するため、本発明にかかる半導体装置は、半導体基板に設けられたトレンチ、半導体素子として電流を駆動する活性領域における前記トレンチの底部に形成された第 1 の拡散領域、および前記トレンチの外側の基板表面領域に形成された第 2 の拡散領域を具備し、前記第 1 の拡散領域と前記第 2 の拡散領域との間で電流が流れる半導体装置において、前記トレンチは、前記活性領域に形成された第 1 のトレンチと、前記第 1 のトレンチと交差しメッシュパターンを形成する第 2 のトレンチとを有し、前記第 1 の拡散領域は、前記第 1 のトレンチの底部および前記第 2 のトレンチの底部に形成されていることを特徴とする。

#### 【 0 0 2 8 】

この発明によれば、第 1 の拡散領域が、活性領域のトレンチ底部だけでなく、活性領域のトレンチに交差する第 2 のトレンチの底部にも存在するので、第 2 のトレンチ側への電流の回り込み量が増大する。

#### 【 0 0 2 9 】

また、上記目的を達成するため、本発明にかかる半導体装置の製造方法は、半導体素子として電流を駆動する活性領域に形成された第 1 のトレンチ、前記第 1 のトレンチと交差しメッシュパターンを形成する第 2 のトレンチ、前記第 1 のトレンチの底部および前記第 2 のトレンチの底部に形成された第 1 の拡散領域、および前記トレンチの外側の基板表面領域に形成された第 2 の拡散領域を具備し、前記第 1 の拡散領域と前記第 2 の拡散領域との間で電流が流れる半導体装置を製

造するにあたって、前記半導体基板に前記第1のトレンチおよび前記第2のトレンチを形成する工程と、前記第1のトレンチの底部および前記第2のトレンチの底部に前記第1の拡散領域を形成する工程と、前記第1のトレンチおよび前記第2のトレンチを埋める工程と、半導体基板の表面領域に前記第2の拡散領域を形成する工程と、を順におこなうことを特徴とする。

#### 【0030】

この発明によれば、第1の拡散領域が、活性領域のトレンチ底部だけでなく、活性領域のトレンチに交差する第2のトレンチの底部にも形成される。

#### 【0031】

##### 【発明の実施の形態】

以下に、本発明の実施の形態について図面を参照しつつ詳細に説明する。なお、以下の各実施の形態において、図126に示す基本パターンと同じ構成については、同一の符号を付し、重複する説明を省略する。

#### 【0032】

実施の形態1.

図1は、本発明の実施の形態1にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図1に示すように、実施の形態1は、図126に示すメッシュ状トレンチパターンの基本パターンにおいて、各非トレンチエッチング領域2を横切る第3のトレンチ7を、活性領域に形成された第1のトレンチ8の長手方向に平行で、かつゲート領域に形成された第2のトレンチ9につながるように設けたものである。ここで、第2のトレンチ9が設けられた領域を第1のゲート領域とし、第3のトレンチ7が設けられた領域を第2のゲート領域とする。

#### 【0033】

図1において、第1のトレンチ8および第2のトレンチ9は、それぞれ、ハッチングを付したトレンチエッチング領域1の中央十字状の縦方向および横方向に伸びる部分である。したがって、実施の形態1では、第3のトレンチ7は縦方向に伸びている。

#### 【0034】

図1に示すように、非トレンチエッチング領域2は、その平面形状を特に限定しないが、たとえば長方形の島状の平面形状を成している。そして、各非トレンチエッチング領域2は、第3のトレンチ7により2つの小領域に分割されている。このような平面レイアウト形状は、トレンチエッチングのマスク酸化膜を、当該レイアウト形状に対応したパターンに残すことにより形成される。

#### 【0035】

各非トレンチエッチング領域2において、非トレンチエッチング領域2と、その上に設けられるドレイン電極（またはソース電極）となる第1の電極14とを電氣的に接続するコンタクト部13は、非トレンチエッチング領域2の2つの小領域にまたがって形成される。また、ソース電極（またはドレイン電極）となる第2の電極16に対するコンタクト部15は、第1のトレンチ8上に形成される。

#### 【0036】

ここで、図126に示すレイアウトと同様に、非トレンチエッチング領域2を長方形STUVとし、その縦の長さおよび横の長さをそれぞれ $S_t$ および $L_t$ とする。上述したように、非トレンチエッチング領域2に対するコンタクト部13を、第3のトレンチ7をまたいで非トレンチエッチング領域2の2つの小領域に接触させるので、 $S_t$ および $L_t$ の寸法は、図126に示すレイアウトにおける寸法と同じでよい。

#### 【0037】

また、長方形STUVを囲むトレンチの中心線よりなる長方形をEFGHとする。また、第1のトレンチ8および第2のトレンチ9の幅をそれぞれ $W_t$ および $W_g$ とし、それぞれ図126に示すレイアウトにおける寸法と同じとする。したがって、長方形EFGHの面積Aは前記(2)式で表される。また、第3のトレンチ7の幅を $W_s$ とする。

#### 【0038】

図1に示すレイアウトでは、各長方形EFGH内におけるチャネル幅 $W_{ch}$ は、その長方形EFGH内の非トレンチエッチング領域2が第1のトレンチ8、第2のトレンチ9および第3のトレンチ7に接する部分の長さであるから、つぎの

(7) 式で表される。また、チャンネル密度  $P$  は、前記 (1) 式および (7) 式より、つぎの (8) 式で与えられる。

【0039】

$$W_{ch} = 2 (L_t - W_s + 2 S_t) \quad \dots (7)$$

$$P = 2 (L_t - W_s + 2 S_t) / A$$

$$= 2 \{L_t + S_t + (S_t - W_s)\} / A \quad \dots (8)$$

【0040】

ここで、微細化により、 $W_s$  を  $S_t$  よりも狭くする。そうすれば、上記 (8) 式と前記 (4) 式との比較より明らかなように、上記 (8) 式より得られるチャンネル密度  $P$  は、前記 (4) 式より得られるチャンネル密度  $P$  よりも大きくなる。つまり、実施の形態 1 のトレンチパターンの方が、図 126 に示すパターンよりも、チャンネル密度  $P$  が大きくなる。

【0041】

なお、各長方形  $STUV$  内に第 3 のトレンチ 7 が複数設けられていてもよい。この場合、非トレンチエッチング領域 2 に対するコンタクト部 13 は、各非トレンチエッチング領域 2 において、非トレンチエッチング領域 2 の、複数の第 3 のトレンチ 7 により分割されるすべての小領域にまたがって形成される。つまり、このコンタクト部 13 は、各非トレンチエッチング領域 2 において、分割されたすべての小領域に接触する。

【0042】

各長方形  $STUV$  内の第 3 のトレンチ 7 の数を  $n$  (ただし、 $n$  は自然数) とする。この場合、各長方形  $EFGH$  内におけるチャンネル幅  $W_{ch}$  およびチャンネル密度  $P$  は、それぞれ、つぎの (9) 式および (10) 式で与えられる。

【0043】

$$W_{ch} = 2 \{L_t - nW_s + (n+1) S_t\} \quad \dots (9)$$

$$P = 2 \{L_t - nW_s + (n+1) S_t\} / A$$

$$= 2 \{L_t + S_t + n (S_t - W_s)\} / A \quad \dots (10)$$

【0044】

微細化により、 $W_s$  を  $S_t$  よりも狭くすると、上記 (10) 式と前記 (4) 式

との比較より明らかなように、上記(10)式より得られるチャンネル密度 $P$ は、前記(4)式より得られるチャンネル密度 $P$ よりも大きくなる。また、各長方形 $STUV$ 内の第3のトレンチ7の数 $n$ が増えるほど、チャンネル密度 $P$ が大きくなる。

#### 【0045】

なお、図1に示すように、すべての非トレンチエッチング領域2において、第3のトレンチ7の数が同じであってもよいし、特に図示しないが、個々の非トレンチエッチング領域2において、第3のトレンチ7の数が異なってもよい。

#### 【0046】

つぎに、本発明にかかるトレンチパターンを有するTLPMの断面構造について説明する。なお、図12～図23に示すTLPMの断面構造は、実施の形態1～11において共通である。

#### 【0047】

(第1の例)

図12～図14は、トレンチ底部にソース領域が存在する1段トレンチ構造のTLPMの断面構造を示す図である。図12は、図1の切断線A-A'で示す活性領域における断面図である。図12に示すように、活性領域では、 $p$ -半導体基板21に形成された第1のトレンチ8内には、ゲート絶縁膜22を介して、第1の導電体であるゲートポリシリコン23が形成されている。そして、その内側は、層間絶縁膜24を介して、第2の導電体であるソースポリシリコン25により埋められている。

#### 【0048】

第2の電極16であるソース電極は、層間絶縁膜26を貫通するコンタクト部(ソースコンタクト)15を介して、ソースポリシリコン25に電氣的に接続している。また、第1のトレンチ8の底部には、第1の拡散領域である $n^+$ ソース領域27が設けられている。ソースポリシリコン25は、ゲート絶縁膜22を貫通して、 $n^+$ ソース領域27に接触している。

#### 【0049】

第1のトレンチ8の外側は $n$ -ドレイン領域28であり、その表面層には、第

2の拡散領域であるn+ドレイン領域29が、第1のトレンチ8から離れて形成されている。第1の電極14であるドレイン電極は、層間絶縁膜26およびマスク酸化膜30を貫通するコンタクト部（ドレインコンタクト）13を介して、n+ドレイン領域29に電氣的に接続している。また、第1のトレンチ8の底部には、Pベース領域31およびp-ボディ領域32が設けられている。

#### 【0050】

図13は、図1の切断線B-B'で示す第1のゲート領域における断面図である。図13に示すように、第1のゲート領域では、p-半導体基板21に形成された第2のトレンチ9内は、ゲート絶縁膜22を介して、ゲートポリシリコン23により埋められている。第2のトレンチ9の外側はn-ドレイン領域28であり、その表面層には、n+ドレイン領域29が、第2のトレンチ9から離れて形成されている。第1の電極（ドレイン電極）14は、コンタクト部13を介して、n+ドレイン領域29に電氣的に接続している。また、第2のトレンチ9の底部には、p-ボディ領域32が設けられている。

#### 【0051】

図14は、図1の切断線C-C'で示す第2のゲート領域における断面図である。図14に示すように、第2のゲート領域では、p-半導体基板21に形成された第3のトレンチ7内は、ゲート絶縁膜22を介して、ゲートポリシリコン23により埋められている。第3のトレンチ7の外側はn-ドレイン領域28であり、その表面層には、n+ドレイン領域29が、第3のトレンチ7に接して形成されている。

#### 【0052】

第1の電極（ドレイン電極）14は、コンタクト部13を介して、第3のトレンチ7の両側のn+ドレイン領域29に電氣的に接続している。すなわち、コンタクト部13は、第3のトレンチ7を挟む両外側のn+ドレイン領域29にまたがって形成されている。ただし、コンタクト部13は、層間絶縁膜24により、ゲートポリシリコン23から絶縁されている。また、第3のトレンチ7の底部には、p-ボディ領域32が設けられている。

#### 【0053】

図12～図14に示す断面構成を有するTLPMの製造プロセスについて簡単に説明する。まず、p-半導体基板21にn-ドレイン領域28を形成し、その表面に、本発明にかかるメッシュ状トレンチパターンのマスク酸化膜30を形成する。マスク酸化膜30をマスクとして、トレンチエッチングをおこない、第1～第3のトレンチ8, 9, 7を形成する。ついで、第1～第3のトレンチ8, 9, 7内にゲート絶縁膜22を形成し、ゲートポリシリコン23を形成する。また、Pベース領域31、p-ボディ領域32およびn+ソース領域27を形成し、層間絶縁膜24を堆積する。

#### 【0054】

ついで、第1のトレンチ8の底部にコンタクトホールを開口し、第1のトレンチ8内にソースポリシリコン25を形成する。そして、層間絶縁膜26を堆積し、層間絶縁膜26およびマスク酸化膜30を貫通するコンタクトホールを開口し、イオン注入および拡散処理によりn+ドレイン領域29を形成する。最後に、メタル配線層の積層およびパターンニングにより、コンタクト部13, 15、第1の電極（ドレイン電極）14および第2の電極（ソース電極）16を形成し、図12～図14に示す断面構成が完成する。

#### 【0055】

（第2の例）

図15～図17は、トレンチ底部にドレイン領域が存在する1段トレンチ構造のTLPMの断面構造を示す図である。図15は、図1の切断線A-A'で示す活性領域における断面図である。図15に示すように、活性領域では、p-半導体基板21に形成された第1のトレンチ8内には、外側から順に、ゲート絶縁膜22、ゲートポリシリコン23および層間絶縁膜24が形成されており、その中央部は、第2の導電体であるドレインポリシリコン35により埋められている。

#### 【0056】

第2の電極16であるドレイン電極は、層間絶縁膜26を貫通するコンタクト部（ドレインコンタクト）15を介して、ドレインポリシリコン35に電氣的に接続している。また、第1のトレンチ8の底部には、第1の拡散領域であるn+ドレイン領域29およびn-ドレイン領域28が設けられている。ドレインポリ



シリコン 35 は、ゲート絶縁膜 22 を貫通して、 $n^+$ ドレイン領域 29 に接触している。

#### 【0057】

第 1 のトレンチ 8 の外側には、P ベース領域 31、第 2 の拡散領域である  $n^+$  ソース領域 27、および  $p^+$  プラグ領域 36 が形成されている。第 1 の電極 14 であるソース電極は、層間絶縁膜 26 およびマスク酸化膜 30 を貫通するコンタクト部（ソースコンタクト）13 を介して、 $n^+$  ソース領域 27 および  $p^+$  プラグ領域 36 に電氣的に接続している。

#### 【0058】

図 16 は、図 1 の切断線 B-B' で示す第 1 のゲート領域における断面図である。図 16 に示すように、第 1 のゲート領域では、 $p$ -半導体基板 21 に形成された第 2 のトレンチ 9 内は、ゲート絶縁膜 22 を介して、ゲートポリシリコン 23 により埋められている。第 2 のトレンチ 9 の外側には、P ベース領域 31、 $n^+$  ソース領域 27 および  $p^+$  プラグ領域 36 が形成されている。第 1 の電極（ソース電極）14 は、コンタクト部 13 を介して、 $n^+$  ソース領域 27 および  $p^+$  プラグ領域 36 に電氣的に接続している。また、第 2 のトレンチ 9 の底部には、 $n^-$  ドレイン領域 28 が設けられている。

#### 【0059】

図 17 は、図 1 の切断線 C-C' で示す第 2 のゲート領域における断面図である。図 17 に示すように、第 2 のゲート領域では、 $p$ -半導体基板 21 に形成された第 3 のトレンチ 7 内は、ゲート絶縁膜 22 を介して、ゲートポリシリコン 23 により埋められている。第 3 のトレンチ 7 の外側には、P ベース領域 31、 $n^+$  ソース領域 27 および  $p^+$  プラグ領域 36 が形成されている。

#### 【0060】

第 1 の電極（ソース電極）14 は、コンタクト部 13 を介して、第 3 のトレンチ 7 の両側の  $n^+$  ソース領域 27 および  $p^+$  プラグ領域 36 に電氣的に接続している。すなわち、コンタクト部 13 は、第 3 のトレンチ 7 を挟む両外側の  $n^+$  ソース領域 27 および  $p^+$  プラグ領域 36 にまたがって形成されている。ただし、コンタクト部 13 は、層間絶縁膜 24 により、ゲートポリシリコン 23 から絶縁さ

れている。また、第3のトレンチ7の底部には、n-ドレイン領域28が設けられている。

#### 【0061】

図15～図17に示す断面構成を有するTLPMの製造プロセスについて簡単に説明する。まず、p-半導体基板21の表面に、本発明にかかるメッシュ状トレンチパターンのマスク酸化膜30を形成し、これをマスクとしてトレンチエッチングをおこない、第1～第3のトレンチ8, 9, 7を形成する。ついで、n-ドレイン領域28を形成した後、第1～第3のトレンチ8, 9, 7内にゲート絶縁膜22を形成し、ゲートポリシリコン23を形成する。そして、層間絶縁膜24を堆積する。

#### 【0062】

ついで、第1のトレンチ8の底部にコンタクトホールを開口し、第1のトレンチ8内にドレインポリシリコン35を形成する。そして、Pベース領域31、n+ソース領域27およびp+プラグ領域36を形成し、層間絶縁膜26を堆積する。ついで、層間絶縁膜26およびマスク酸化膜30を貫通するコンタクトホールを開口し、メタル配線層の積層およびパターニングにより、コンタクト部13, 15、第1の電極（ソース電極）14および第2の電極（ドレイン電極）16を形成し、図15～図17に示す断面構成が完成する。

#### 【0063】

（第3の例）

図18～図20は、トレンチ底部にソース領域が存在する2段トレンチ構造のTLPMの断面構造を示す図である。図18、図19および図20は、それぞれ、図1の切断線A-A'で示す活性領域、図1の切断線B-B'で示す第1のゲート領域、および図1の切断線C-C'で示す第2のゲート領域における断面図である。

#### 【0064】

図18～図20に示すように、この第3の例は、上述したTLPMの第1の例において、第1～第3のトレンチ8, 9, 7の側壁の上半部に沿って、ゲート絶縁膜22よりも厚い層間絶縁膜41を設けたものである。また、第3の例では、

p-ボディ領域 32 が設けられていない。その他の構成は第 1 の例と同じであるので、同一の符号を付して説明を省略する。

#### 【0065】

図 18～図 20 に示す断面構成を有する T L P M の製造プロセスについて簡単に説明する。まず、p-半導体基板 21 に n-ドレイン領域 28 を形成し、その表面に、本発明にかかるメッシュ状トレンチパターンのマスク酸化膜 30 を形成する。マスク酸化膜 30 をマスクとして 1 段目のトレンチエッチングをおこない、第 1～第 3 のトレンチ 8, 9, 7 を形成する。ついで、第 1～第 3 のトレンチ 8, 9, 7 の側壁に沿って厚い層間絶縁膜 41 を形成し、これをマスクとしてトレンチ底部に 2 段目のトレンチエッチングをおこなう。ついで、ゲート絶縁膜 22 を形成する。これ以降は、第 1 の例と同じである。

#### 【0066】

(第 4 の例)

図 21～図 23 は、トレンチ底部にドレイン領域が存在する 2 段トレンチ構造の T L P M の断面構造を示す図である。図 21、図 22 および図 23 は、それぞれ、図 1 の切断線 A-A' で示す活性領域、図 1 の切断線 B-B' で示す第 1 のゲート領域、および図 1 の切断線 C-C' で示す第 2 のゲート領域における断面図である。

#### 【0067】

図 21～図 23 に示すように、この第 4 の例は、上述した T L P M の第 2 の例において、第 1 のトレンチ 8 の下半部から底部にかけて、また、第 2 および第 3 のトレンチ 9, 7 の底部に、ゲート絶縁膜 22 よりも厚い層間絶縁膜 41 を設けたものである。また、第 4 の例では、基板表面にも厚い層間絶縁膜 41 が存在する。その他の構成は第 2 の例と同じであるので、同一の符号を付して説明を省略する。

#### 【0068】

図 21～図 23 に示す断面構成を有する T L P M の製造プロセスについて簡単に説明する。まず、p-半導体基板 21 の表面に、本発明にかかるメッシュ状トレンチパターンのマスク酸化膜 30 を形成し、これをマスクとして 1 段目のトレ

ンチエッチングをおこない、第1～第3のトレンチ8, 9, 7を形成する。ついで、トレンチ側壁を窒化膜で被覆し、これをマスクとしてトレンチ底部に2段目のトレンチエッチングをおこなう。そして、n-ドレイン領域28を形成した後、厚い層間絶縁膜41を形成し、窒化膜を除去する。ついで、第1～第3のトレンチ8, 9, 7内にゲート絶縁膜22を形成する。これ以降は、第2の例と同じである。

#### 【0069】

実施の形態2.

図2は、本発明の実施の形態2にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図2に示すように、実施の形態2は、図126に示すメッシュ状トレンチパターンの基本パターンにおいて、第3のトレンチ7を、第2のトレンチ9の長手方向に平行で、かつ第1のトレンチ8につながるように設けたものである。

#### 【0070】

すなわち、実施の形態2では、第3のトレンチ7は横方向に伸びており、各非トレンチエッチング領域2を2つの小領域に分割している。各非トレンチエッチング領域2において、非トレンチエッチング領域2に対するコンタクト部13は、それぞれの2つの小領域にまたがって形成される。

#### 【0071】

ここで、長方形STUVおよび長方形EFGHを、図126に示すレイアウトと同様に定義し、 $S_t$ 、 $L_t$ 、 $W_t$ および $W_g$ を、それぞれ図126に示すレイアウトにおける寸法と同じとする。また、第3のトレンチ7の幅を $W_s$ とする。図2に示すレイアウトでは、各長方形EFGH内におけるチャネル幅 $W_{ch}$ は、つぎの(11)式で表される。また、チャネル密度Pは、つぎの(12)式で与えられる。

#### 【0072】

$$W_{ch} = 2(2L_t - W_s + S_t) \quad \cdots (11)$$

$$\begin{aligned} P &= 2(2L_t - W_s + S_t) / A \\ &= 2\{L_t + S_t + (L_t - W_s)\} / A \quad \cdots (12) \end{aligned}$$

## 【0073】

微細化により、 $W_s$ を $L_t$ よりも狭くすることにより、上記(12)式と前記(4)式との比較より明らかなように、上記(12)式より得られるチャンネル密度 $P$ は、前記(4)式より得られるチャンネル密度 $P$ よりも大きくなる。つまり、実施の形態2のトレンチパターンの方が、図126に示すパターンよりも、チャンネル密度 $P$ が大きくなる。

## 【0074】

なお、各長方形STUV内に第3のトレンチ7が複数設けられていてもよい。この場合、各非トレンチエッチング領域2において、非トレンチエッチング領域2に対するコンタクト部13は、非トレンチエッチング領域2の、複数の第3のトレンチ7により分割されたすべての小領域に接触する。

## 【0075】

各長方形STUV内の第3のトレンチ7の数を $m$ (ただし、 $m$ は自然数)とすると、各長方形EFGH内におけるチャンネル幅 $W_{ch}$ およびチャンネル密度 $P$ は、それぞれ、つぎの(13)式および(14)式で与えられる。

## 【0076】

$$W_{ch} = 2 \{ (m+1) L_t - m W_s + S_t \} \cdots (13)$$

$$P = 2 \{ (m+1) L_t - m W_s + S_t \} / A$$

$$= 2 \{ L_t + S_t + m (L_t - W_s) \} / A \cdots (14)$$

## 【0077】

微細化により、 $W_s$ を $L_t$ よりも狭くすると、上記(14)式と前記(4)式との比較より明らかなように、上記(14)式より得られるチャンネル密度 $P$ は、前記(4)式より得られるチャンネル密度 $P$ よりも大きくなる。また、各長方形STUV内の第3のトレンチ7の数 $m$ が増えるほど、チャンネル密度 $P$ が大きくなる。

## 【0078】

なお、個々の非トレンチエッチング領域2において、第3のトレンチ7の数が異なってもよい。また、第3のトレンチ7が第2のトレンチ9の長手方向に平行になっている非トレンチエッチング領域2と、実施の形態1のように、第3

のトレンチ 7 が第 1 のトレンチ 8 の長手方向に平行になっている非トレンチエッチング領域 2 とが混在していてもよい。

### 【0079】

実施の形態 3.

図 3 は、本発明の実施の形態 3 にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図 3 に示すように、実施の形態 3 は、実施の形態 1 と実施の形態 2 を組み合わせたものである。すなわち、第 3 のトレンチ 7 は、図 126 に示すメッシュ状トレンチパターンの基本パターンにおいて、第 1 のトレンチ 8 の長手方向に平行な部分と、第 2 のトレンチ 9 の長手方向に平行な部分とからなる十字状を成す。

### 【0080】

したがって、実施の形態 3 では、各非トレンチエッチング領域 2 は 4 つの小領域に分割されている。各非トレンチエッチング領域 2 において、非トレンチエッチング領域 2 に対するコンタクト部 13 は、それぞれの 4 つの小領域にまたがって形成される。図 3 に示すレイアウトでは、各長方形 E F G H 内におけるチャネル幅  $W_{ch}$  およびチャネル密度  $P$  は、それぞれ、つぎの (15) 式および (16) 式で与えられる。

### 【0081】

$$W_{ch} = 4 \{ (L_t - W_s) + (S_t - W_s) \} \quad \dots (15)$$

$$\begin{aligned} P &= 4 \{ (L_t - W_s) + (S_t - W_s) \} / A \\ &= 4 (L_t + S_t - 2W_s) / A \\ &= 2 \{ (L_t + S_t) + (L_t + S_t - 4W_s) \} / A \quad \dots (16) \end{aligned}$$

### 【0082】

微細化により、 $4W_s$  が  $(L_t + S_t)$  よりも小さくなるように  $W_s$  を設定することにより、上記 (16) 式と前記 (4) 式との比較より明らかなように、上記 (16) 式より得られるチャネル密度  $P$  は、前記 (4) 式より得られるチャネル密度  $P$  よりも大きくなる。つまり、実施の形態 3 のトレンチパターンの方が、図 126 に示すパターンよりも、チャネル密度  $P$  が大きくなる。

### 【0083】

なお、第3のトレンチ7は、第1のトレンチ8の長手方向に平行な部分が複数設けられた構成であってもよいし、第2のトレンチ9の長手方向に平行な部分が複数設けられた構成であってもよいし、その両方であってもよい。また、個々の非トレンチエッチング領域2において、第3のトレンチ7の、第1のトレンチ8の長手方向に平行な部分の数や第2のトレンチ9の長手方向に平行な部分の数が異なってもよい。

#### 【0084】

実施の形態4.

図4は、本発明の実施の形態4にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図4に示すように、実施の形態4は、図126に示すメッシュ状トレンチパターンの基本パターンにおいて、第3のトレンチ7を、第1のトレンチ8および第2のトレンチ9の両方に対して斜め方向に伸びるように設けたものである。

#### 【0085】

図4に示す例では、各非トレンチエッチング領域2において、第3のトレンチ7は中央線（図示せず）が、非トレンチエッチング領域2の対角線TVに一致するように形成している。実施の形態4では、各非トレンチエッチング領域2は2つの小領域に分割されている。各非トレンチエッチング領域2において、非トレンチエッチング領域2に対するコンタクト部13は、それぞれの2つの小領域にまたがって形成される。

#### 【0086】

ここで、長方形STUVおよび長方形EFGHを、図126に示すレイアウトと同様に定義し、 $S_t$ 、 $L_t$ 、 $W_t$ および $W_g$ を、それぞれ図126に示すレイアウトにおける寸法と同じとする。また、第3のトレンチ7の幅を $W_s$ とする。図4に示すレイアウトでは、各長方形EFGH内におけるチャネル幅 $W_{ch}$ およびチャネル密度Pは、それぞれ、つぎの(17)式および(18)式で与えられる。

#### 【0087】

【数 1】

$$Wch = 2 \left( Lt + St + \sqrt{Lt^2 + St^2} \right) \cdot \left\{ 1 - \left( \frac{Ws}{2St} \right) \cdot \frac{\sqrt{Lt^2 + St^2}}{Lt} \right\} \quad \dots (17)$$

【数 2】

$$P = \frac{2 \left( Lt + St + \sqrt{Lt^2 + St^2} \right)}{A} \cdot \left\{ 1 - \left( \frac{Ws}{2St} \right) \cdot \frac{\sqrt{Lt^2 + St^2}}{Lt} \right\} \quad \dots (18)$$

【0088】

ここで、Ws を、次式を満たすように設定する。

【0089】

【数 3】

$$Ws < \left( Lt + St - \sqrt{Lt^2 + St^2} \right)$$

【0090】

それによって、上記（18）式と前記（4）式との比較より明らかなように、上記（18）式より得られるチャネル密度Pは、前記（4）式より得られるチャネル密度Pよりも大きくなる。つまり、実施の形態4のトレンチパターンの方が、図126に示すパターンよりも、チャネル密度Pが大きくなる。

【0091】

なお、第3のトレンチ7の中央線が、非トレンチエッチング領域2の対角線SUに一致する構成であってもよい。また、第3のトレンチ7の中央線が対角線TVに一致している非トレンチエッチング領域2と、第3のトレンチ7の中央線が対角線SUに一致している非トレンチエッチング領域2とが混在していてもよい。また、第3のトレンチ7が斜め方向に伸びていれば、非トレンチエッチング領域2の対角線TVまたはSUに一致していなくてもよい。また、各非トレンチエッチング領域2に斜めの第3のトレンチ7が複数設けられていてもよいし、個々の非トレンチエッチング領域2において、第3のトレンチ7の数が異なっているもよい。

【0092】



実施の形態 5.

図 5 は、本発明の実施の形態 5 にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図 5 に示すように、実施の形態 5 は、図 126 に示すメッシュ状トレンチパターンの基本パターンにおいて、第 3 のトレンチ 7 を、その中央線が非トレンチエッチング領域 2 の対角線 TV に一致する部分と対角線 SU に一致する部分とからなる X 字状を成すように設けたものである。

### 【0093】

したがって、各非トレンチエッチング領域 2 は 4 つの小領域に分割されている。各非トレンチエッチング領域 2 において、非トレンチエッチング領域 2 に対するコンタクト部 13 は、それぞれの 4 つの小領域にまたがって形成される。

### 【0094】

ここで、長方形 STUV および長方形 EFGH を、図 126 に示すレイアウトと同様に定義し、 $S_t$ 、 $L_t$ 、 $W_t$  および  $W_g$  を、それぞれ図 126 に示すレイアウトにおける寸法と同じとする。また、第 3 のトレンチ 7 の幅を  $W_s$  とする。図 5 に示すレイアウトでは、各長方形 EFGH 内におけるチャネル幅  $W_{ch}$  およびチャネル密度  $P$  は、それぞれ、つぎの (19) 式および (20) 式で与えられる。

### 【0095】

【数 4】

$$W_{ch} = 2 \left( L_t + S_t + 2\sqrt{L_t^2 + S_t^2} \right) \cdot \left\{ 1 - \left( \frac{W_s}{S_t} \right) \cdot \frac{\sqrt{L_t^2 + S_t^2}}{L_t} \right\} \quad \dots (19)$$

【数 5】

$$P = \frac{2 \left( L_t + S_t + 2\sqrt{L_t^2 + S_t^2} \right)}{A} \cdot \left\{ 1 - \left( \frac{W_s}{S_t} \right) \cdot \frac{\sqrt{L_t^2 + S_t^2}}{L_t} \right\} \quad \dots (20)$$

### 【0096】

ここで、 $W_s$  を、次式を満たすように設定する。

### 【0097】

## 【数 6】

$$W_s < \frac{2 \left( 2\sqrt{L_t^2 + S_t^2} - L_t - S_t \right)}{3 \left( \frac{L_t}{S_t} + \frac{S_t}{L_t} \right) - 2}$$

## 【0098】

それによって、上記（20）式と前記（4）式との比較より明らかなように、上記（20）式より得られるチャネル密度Pは、前記（4）式より得られるチャネル密度Pよりも大きくなる。つまり、実施の形態5のトレンチパターンの方が、図126に示すパターンよりも、チャネル密度Pが大きくなる。

## 【0099】

なお、第3のトレンチ7が斜め方向に伸びていれば、非トレンチエッチング領域2の対角線TVまたはSUに一致していなくてもよい。また、第3のトレンチ7は、非トレンチエッチング領域2の対角線TV方向に伸びる部分が複数設けられた構成であってもよいし、対角線SU方向に伸びる部分が複数設けられた構成であってもよいし、その両方であってもよい。また、個々の非トレンチエッチング領域2において、第3のトレンチ7の、非トレンチエッチング領域2の対角線TV方向に伸びる部分の数や対角線SU方向に伸びる部分の数が異なってもよい。

## 【0100】

実施の形態6.

図6は、本発明の実施の形態6にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図6に示すように、実施の形態6は、実施の形態1と実施の形態4を組み合わせたものである。すなわち、第3のトレンチ7は、図126に示すメッシュ状トレンチパターンの基本パターンにおいて、第1のトレンチ8の長手方向に平行な部分と、中央線が非トレンチエッチング領域2の対角線TVに一致する部分とからなる。

## 【0101】

したがって、実施の形態6では、各非トレンチエッチング領域2は4つの小領域に分割されている。各非トレンチエッチング領域2において、非トレンチエッ

チング領域 2 に対するコンタクト部 13 は、それぞれの 4 つの小領域にまたがって形成される。図 6 に示すレイアウトでは、各長方形 E F G H 内におけるチャンネル幅  $W_{ch}$  およびチャンネル密度  $P$  は、それぞれ、つぎの (21) 式および (22) 式で与えられる。

【0102】

【数 7】

$$W_{ch} = 2 \left( L_t + 2S_t + \sqrt{L_t^2 + S_t^2} \right) - W_s \left( \frac{(L_t + S_t)^2}{L_t S_t} + \left( \frac{5}{L_t} + \frac{1}{S_t} \right) \sqrt{L_t^2 + S_t^2} \right) \quad \dots (21)$$

【数 8】

$$P = \left\{ 2 \left( L_t + 2S_t + \sqrt{L_t^2 + S_t^2} \right) - W_s \left( \frac{(L_t + S_t)^2}{L_t S_t} + \left( \frac{5}{L_t} + \frac{1}{S_t} \right) \sqrt{L_t^2 + S_t^2} \right) \right\} / A \quad \dots (22)$$

【0103】

ここで、 $W_s$  を、次式を満たすように設定する。

【0104】

【数 9】

$$W_s < \frac{2 \left( S_t + \sqrt{L_t^2 + S_t^2} \right)}{\left( \frac{(L_t + S_t)^2}{L_t S_t} + \left( \frac{5}{L_t} + \frac{1}{S_t} \right) \sqrt{L_t^2 + S_t^2} \right)}$$

【0105】

それによって、上記 (22) 式と前記 (4) 式との比較より明らかなように、上記 (22) 式より得られるチャンネル密度  $P$  は、前記 (4) 式より得られるチャンネル密度  $P$  よりも大きくなる。つまり、実施の形態 6 のトレンチパターンの方が、図 126 に示すパターンよりも、チャンネル密度  $P$  が大きくなる。

【0106】

なお、第 3 のトレンチ 7 は、第 1 のトレンチ 8 の長手方向に平行な部分が複数設けられた構成であってもよいし、非トレンチエッチング領域 2 の対角線 TV 方向に伸びる部分が複数設けられた構成であってもよいし、その両方であってもよ

い。また、第3のトレンチ7が、第1のトレンチ8の長手方向に平行な部分と非トレンチエッチング領域2の対角線SU方向に伸びる部分とにより構成されていてもよい。

#### 【0107】

また、第3のトレンチ7の斜めの部分が対角線TV方向に伸びる非トレンチエッチング領域2と、第3のトレンチ7の斜めの部分が対角線SU方向に伸びる非トレンチエッチング領域2とが混在していてもよい。また、第3のトレンチ7の斜めの部分は、その中央線が非トレンチエッチング領域2の対角線TVまたはSUに一致していなくてもよい。また、個々の非トレンチエッチング領域2において、第3のトレンチ7の、第1のトレンチ8の長手方向に平行な部分の数と、非トレンチエッチング領域2の対角線TVまたはSUの方向に伸びる部分の数とが異なってもよい。

#### 【0108】

実施の形態7.

図7は、本発明の実施の形態7にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図7に示すように、実施の形態7は、実施の形態2と実施の形態4を組み合わせたものである。すなわち、第3のトレンチ7は、図126に示すメッシュ状トレンチパターンの基本パターンにおいて、第2のトレンチ9の長手方向に平行な部分と、中央線が非トレンチエッチング領域2の対角線TVに一致する部分とからなる。

#### 【0109】

したがって、実施の形態7では、各非トレンチエッチング領域2は4つの小領域に分割されている。各非トレンチエッチング領域2において、非トレンチエッチング領域2に対するコンタクト部13は、それぞれの4つの小領域にまたがって形成される。ここで、図7では、コンタクト部13が4つの小領域にまたがることを明瞭に示すため、図1～図6に比べてコンタクト部13が大きい。が、実際にコンタクト部13が実施の形態1～6よりも大きくてもよいし、同じ大きさでもよい（図9～図11においても同じ）。図7に示すレイアウトでは、各長方形EFGH内におけるチャンネル幅 $W_{ch}$ およびチャンネル密度Pは、それぞれ、つぎ

の (23) 式および (24) 式で与えられる。

【0110】

【数10】

$$Wch = 2 \left( 2Lt + St + \sqrt{Lt^2 + St^2} \right) - Ws \left( \frac{(Lt + St)^2}{LtSt} + \left( \frac{1}{Lt} + \frac{5}{St} \right) \sqrt{Lt^2 + St^2} \right) \quad \dots (23)$$

【数11】

$$P = \left\{ 2 \left( 2Lt + St + \sqrt{Lt^2 + St^2} \right) - Ws \left( \frac{(Lt + St)^2}{LtSt} + \left( \frac{1}{Lt} + \frac{5}{St} \right) \sqrt{Lt^2 + St^2} \right) \right\} / A \quad \dots (24)$$

【0111】

ここで、Ws を、次式を満たすように設定する。

【0112】

【数12】

$$Ws < \frac{2 \left( Lt + \sqrt{Lt^2 + St^2} \right)}{\left( \frac{(Lt + St)^2}{LtSt} + \left( \frac{1}{Lt} + \frac{5}{St} \right) \sqrt{Lt^2 + St^2} \right)}$$

【0113】

それによって、上記 (24) 式と前記 (4) 式との比較より明らかなように、上記 (24) 式より得られるチャネル密度 P は、前記 (4) 式より得られるチャネル密度 P よりも大きくなる。つまり、実施の形態 7 のトレンチパターンの方が、図 126 に示すパターンよりも、チャネル密度 P が大きくなる。

【0114】

なお、第 3 のトレンチ 7 は、第 2 のトレンチ 9 の長手方向に平行な部分が複数設けられた構成であってもよいし、非トレンチエッチング領域 2 の対角線 TV 方向に伸びる部分が複数設けられた構成であってもよいし、その両方であってもよい。また、第 3 のトレンチ 7 が、第 2 のトレンチ 9 の長手方向に平行な部分と非トレンチエッチング領域 2 の対角線 SU 方向に伸びる部分とにより構成されていてもよい。

## 【0115】

また、第3のトレンチ7の斜めの部分が対角線TV方向に伸びる非トレンチエッチング領域2と、第3のトレンチ7の斜めの部分が対角線SU方向に伸びる非トレンチエッチング領域2とが混在していてもよい。また、第3のトレンチ7の斜めの部分は、非トレンチエッチング領域2の対角線TVまたはSUに一致していなくてもよい。また、個々の非トレンチエッチング領域2において、第3のトレンチ7の、第2のトレンチ9の長手方向に平行な部分の数と、非トレンチエッチング領域2の対角線TVまたはSUの方向に伸びる部分の数とが異なってもよい。

## 【0116】

実施の形態8.

図8は、本発明の実施の形態8にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図8に示すように、実施の形態8は、実施の形態1と実施の形態5を組み合わせたものである。すなわち、第3のトレンチ7は、図126に示すメッシュ状トレンチパターンの基本パターンにおいて、第1のトレンチ8の長手方向に平行な部分と、中央線が非トレンチエッチング領域2の対角線TVに一致する部分と、対角線SUに一致する部分とからなる。

## 【0117】

したがって、実施の形態8では、各非トレンチエッチング領域2は6つの小領域に分割されている。各非トレンチエッチング領域2において、非トレンチエッチング領域2に対するコンタクト部13は、それぞれの6つの小領域にまたがって形成される。図8に示すレイアウトでは、各長方形EFGH内におけるチャンネル幅 $W_{ch}$ およびチャンネル密度Pは、それぞれ、つぎの(25)式および(26)式で与えられる。

## 【0118】

## 【数 1 3】

$$W_{ch} = 2 \left\{ \left( L_t + 2S_t + 2\sqrt{L_t^2 + S_t^2} \right) - W_s \left( \frac{\left( L_t + S_t + 2\sqrt{L_t^2 + S_t^2} \right) \left( S_t + \sqrt{L_t^2 + S_t^2} \right)}{L_t S_t} \right) \right\} \quad \dots (25)$$

## 【数 1 4】

$$P = 2 \left\{ \left( L_t + 2S_t + 2\sqrt{L_t^2 + S_t^2} \right) - W_s \left( \frac{\left( L_t + S_t + 2\sqrt{L_t^2 + S_t^2} \right) \left( S_t + \sqrt{L_t^2 + S_t^2} \right)}{L_t S_t} \right) \right\} / A \quad \dots (26)$$

## 【0 1 1 9】

ここで、 $W_s$  を、次式を満たすように設定する。

## 【0 1 2 0】

## 【数 1 5】

$$W_s < \left( \frac{S_t}{L_t} \right) \frac{\left( -S_t + \sqrt{L_t^2 + S_t^2} \right) \left( S_t + 2\sqrt{L_t^2 + S_t^2} \right) \left( -L_t - S_t + 2\sqrt{L_t^2 + S_t^2} \right)}{\left( 3L_t^2 + 3S_t^2 - 2L_t S_t \right)}$$

## 【0 1 2 1】

それによって、上記（26）式と前記（4）式との比較より明らかなように、上記（26）式より得られるチャンネル密度  $P$  は、前記（4）式より得られるチャンネル密度  $P$  よりも大きくなる。つまり、実施の形態 8 のトレンチパターンの方が、図 1 2 6 に示すパターンよりも、チャンネル密度  $P$  が大きくなる。

## 【0 1 2 2】

なお、第 3 のトレンチ 7 は、第 1 のトレンチ 8 の長手方向に平行な部分が複数設けられた構成であってもよいし、非トレンチエッチング領域 2 の対角線  $TV$  方向に伸びる部分が複数設けられた構成であってもよいし、対角線  $SU$  方向に伸びる部分が複数設けられた構成であってもよいし、それらを適宜組み合わせた構成であってもよい。また、第 3 のトレンチ 7 の斜めの部分は、中央線が非トレンチエッチング領域 2 の対角線  $TV$  または  $SU$  に一致していなくてもよい。また、個

々の非トレンチエッチング領域 2 において、第 3 のトレンチ 7 の、第 1 のトレンチ 8 の長手方向に平行な部分の数と、非トレンチエッチング領域 2 の対角線 TV 方向に伸びる部分の数と、対角線 SU 方向に伸びる部分の数とが異なっているようにもよい。

### 【0123】

実施の形態 9.

図 9 は、本発明の実施の形態 9 にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図 9 に示すように、実施の形態 9 は、実施の形態 2 と実施の形態 5 を組み合わせたものである。すなわち、第 3 のトレンチ 7 は、図 126 に示すメッシュ状トレンチパターンの基本パターンにおいて、第 2 のトレンチ 9 の長手方向に平行な部分と、中央線が非トレンチエッチング領域 2 の対角線 TV に一致する部分と、対角線 SU に一致する部分とからなる。

### 【0124】

したがって、実施の形態 9 では、各非トレンチエッチング領域 2 は 6 つの小領域に分割されている。各非トレンチエッチング領域 2 において、非トレンチエッチング領域 2 に対するコンタクト部 13 は、それぞれの 6 つの小領域にまたがって形成される。図 9 に示すレイアウトでは、各長方形 EFGH 内におけるチャネル幅 Wch およびチャネル密度 P は、それぞれ、つぎの (27) 式および (28) 式で与えられる。

### 【0125】

#### 【数 16】

$$W_{ch} = 2 \left\{ \left( 2L_t + S_t + 2\sqrt{L_t^2 + S_t^2} \right) - W_s \left( \frac{\left( L_t + S_t + 2\sqrt{L_t^2 + S_t^2} \right) \left( L_t + \sqrt{L_t^2 + S_t^2} \right)}{L_t S_t} \right) \right\} \quad \dots (27)$$



【数 17】

$$P = 2 \left\{ \left( 2Lt + St + 2\sqrt{Lt^2 + St^2} \right) - Ws \left( \frac{\left( Lt + St + 2\sqrt{Lt^2 + St^2} \right) \left( Lt + \sqrt{Lt^2 + St^2} \right)}{LtSt} \right) \right\} / A$$

… (28)

【0126】

ここで、Ws を、次式を満たすように設定する。

【0127】

【数 18】

$$Ws < \left( \frac{Lt}{St} \right) \frac{\left( -Lt + \sqrt{Lt^2 + St^2} \right) \left( Lt + 2\sqrt{Lt^2 + St^2} \right) \left( -Lt - St + 2\sqrt{Lt^2 + St^2} \right)}{(3Lt^2 + 3St^2 - 2LtSt)}$$

【0128】

それによって、上記 (28) 式と前記 (4) 式との比較より明らかなように、上記 (28) 式より得られるチャネル密度 P は、前記 (4) 式より得られるチャネル密度 P よりも大きくなる。つまり、実施の形態 9 のトレンチパターンの方が、図 126 に示すパターンよりも、チャネル密度 P が大きくなる。

【0129】

なお、第 3 のトレンチ 7 は、第 2 のトレンチ 9 の長手方向に平行な部分が複数設けられた構成であってもよいし、非トレンチエッチング領域 2 の対角線 TV 方向に伸びる部分が複数設けられた構成であってもよいし、対角線 SU 方向に伸びる部分が複数設けられた構成であってもよいし、それらを適宜組み合わせた構成であってもよい。また、第 3 のトレンチ 7 の斜めの部分は、中央線が非トレンチエッチング領域 2 の対角線 TV または SU に一致していなくてもよい。また、個々の非トレンチエッチング領域 2 において、第 3 のトレンチ 7 の、第 2 のトレンチ 9 の長手方向に平行な部分の数と、非トレンチエッチング領域 2 の対角線 TV 方向に伸びる部分の数と、対角線 SU 方向に伸びる部分の数とが異なってもよい。

【0130】

実施の形態 10.

図 10 は、本発明の実施の形態 10 にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図 10 に示すように、実施の形態 10 は、実施の形態 3 と実施の形態 4 を組み合わせたものである。すなわち、第 3 のトレンチ 7 は、図 126 に示すメッシュ状トレンチパターンの基本パターンにおいて、第 1 のトレンチ 8 の長手方向に平行な部分と、第 2 のトレンチ 9 の長手方向に平行な部分と、中央線が非トレンチエッチング領域 2 の対角線 TV に一致する部分とからなる。

### 【0131】

したがって、実施の形態 10 では、各非トレンチエッチング領域 2 は 6 つの小領域に分割されている。各非トレンチエッチング領域 2 において、非トレンチエッチング領域 2 に対するコンタクト部 13 は、それぞれの 6 つの小領域にまたがって形成される。図 10 に示すレイアウトでは、各長方形 EFGH 内におけるチャンネル幅 Wch およびチャンネル密度 P は、それぞれ、つぎの (29) 式および (30) 式で与えられる。

### 【0132】

【数 19】

$$Wch = \left( 4Lt + 4St + 2\sqrt{Lt^2 + St^2} \right) - Ws \left( 8 + \frac{(3Lt + 3St + 2\sqrt{Lt^2 + St^2})(\sqrt{Lt^2 + St^2})}{LtSt} \right) \quad \dots (29)$$

【数 20】

$$P = \left\{ \left( 4Lt + 4St + 2\sqrt{Lt^2 + St^2} \right) - Ws \left( 8 + \frac{(3Lt + 3St + 2\sqrt{Lt^2 + St^2})(\sqrt{Lt^2 + St^2})}{LtSt} \right) \right\} / A \quad \dots (30)$$

### 【0133】

ここで、Ws を、次式を満たすように設定する。

### 【0134】

【数 2 1】

$$W_s < \frac{2(L_t + S_t + \sqrt{L_t^2 + S_t^2})}{\left(8 + \frac{(3L_t + 3S_t + 2\sqrt{L_t^2 + S_t^2})\sqrt{L_t^2 + S_t^2}}{L_t S_t}\right)}$$

【0 1 3 5】

それによって、上記（30）式と前記（4）式との比較より明らかなように、上記（30）式より得られるチャネル密度Pは、前記（4）式より得られるチャネル密度Pよりも大きくなる。つまり、実施の形態10のトレンチパターンの方が、図126に示すパターンよりも、チャネル密度Pが大きくなる。

【0 1 3 6】

なお、第3のトレンチ7は、第1のトレンチ8の長手方向に平行な部分が複数設けられた構成であってもよいし、第2のトレンチ9の長手方向に平行な部分が複数設けられた構成であってもよいし、非トレンチエッチング領域2の対角線TV方向に伸びる部分が複数設けられた構成であってもよいし、それらを適宜組み合わせた構成であってもよい。また、第3のトレンチ7が、第1のトレンチ8の長手方向に平行な部分と第2のトレンチ9の長手方向に平行な部分と非トレンチエッチング領域2の対角線SU方向に伸びる部分とにより構成されていてもよい。

【0 1 3 7】

また、第3のトレンチ7の斜めの部分に対角線TV方向に伸びる非トレンチエッチング領域2と、第3のトレンチ7の斜めの部分に対角線SU方向に伸びる非トレンチエッチング領域2とが混在していてもよい。また、第3のトレンチ7の斜めの部分は、中央線が非トレンチエッチング領域2の対角線TVまたはSUに一致していなくてもよい。また、個々の非トレンチエッチング領域2において、第3のトレンチ7の、第1のトレンチ8の長手方向に平行な部分の数と、第2のトレンチ9の長手方向に平行な部分の数と、非トレンチエッチング領域2の対角線TVまたはSUの方向に伸びる部分の数とが異なってもよい。

【0 1 3 8】

実施の形態 11.

図 11 は、本発明の実施の形態 11 にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図 11 に示すように、実施の形態 11 は、実施の形態 3 と実施の形態 5 を組み合わせたものである。すなわち、第 3 のトレンチ 7 は、図 126 に示すメッシュ状トレンチパターンの基本パターンにおいて、第 1 のトレンチ 8 の長手方向に平行な部分と、第 2 のトレンチ 9 の長手方向に平行な部分と、中央線が非トレンチエッチング領域 2 の対角線 TV に一致する部分と、対角線 SU に一致する部分とからなる。

【0139】

したがって、実施の形態 11 では、各非トレンチエッチング領域 2 は 8 つの小領域に分割されている。各非トレンチエッチング領域 2 において、非トレンチエッチング領域 2 に対するコンタクト部 13 は、それぞれの 8 つの小領域にまたがって形成される。図 11 に示すレイアウトでは、各長方形 EFGH 内におけるチャンネル幅  $W_{ch}$  およびチャンネル密度  $P$  は、それぞれ、つぎの (31) 式および (32) 式で与えられる。

【0140】

【数 22】

$$W_{ch} = 2 \left( L_t + S_t + \sqrt{L_t^2 + S_t^2} \right) \left( 2 - W_s \cdot \frac{(L_t + S_t + 2\sqrt{L_t^2 + S_t^2})}{L_t S_t} \right) \quad \dots (31)$$

【数 23】

$$P = 2 \left( L_t + S_t + \sqrt{L_t^2 + S_t^2} \right) \left( 2 - W_s \cdot \frac{(L_t + S_t + 2\sqrt{L_t^2 + S_t^2})}{L_t S_t} \right) / A \quad \dots (32)$$

【0141】

ここで、 $W_s$  を、次式を満たすように設定する。

【0142】

## 【数 2 4】

$$W_s < \frac{(L_t + S_t - \sqrt{L_t^2 + S_t^2})}{2}$$

## 【0 1 4 3】

それによって、上記（3 2）式と前記（4）式との比較より明らかなように、上記（3 2）式より得られるチャネル密度 P は、前記（4）式より得られるチャネル密度 P よりも大きくなる。つまり、実施の形態 1 1 のトレンチパターンの方が、図 1 2 6 に示すパターンよりも、チャネル密度 P が大きくなる。

## 【0 1 4 4】

なお、第 3 のトレンチ 7 は、第 1 のトレンチ 8 の長手方向に平行な部分が複数設けられた構成であってもよいし、第 2 のトレンチ 9 の長手方向に平行な部分が複数設けられた構成であってもよい。また、非トレンチエッチング領域 2 の対角線 T V 方向に伸びる部分が複数設けられた構成であってもよいし、対角線 S U 方向に伸びる部分が複数設けられた構成であってもよい。また、それらを適宜組み合わせた構成であってもよい。

## 【0 1 4 5】

また、第 3 のトレンチ 7 の斜めの部分は、中央線が非トレンチエッチング領域 2 の対角線 T V または S U に一致していなくてもよい。また、個々の非トレンチエッチング領域 2 において、第 3 のトレンチ 7 の、第 1 のトレンチ 8 の長手方向に平行な部分の数と、第 2 のトレンチ 9 の長手方向に平行な部分の数と、非トレンチエッチング領域 2 の対角線 T V の方向に伸びる部分の数と、対角線 S U の方向に伸びる部分の数とが異なってもよい。

## 【0 1 4 6】

以上、詳述したように、実施の形態 1 ～ 1 1 によれば、非トレンチエッチング領域 2 におけるコンタクトの大きさを、図 1 2 6 に示すメッシュパターンでの大きさと同じにした状態で、図 1 2 6 に示すメッシュパターンよりもチャネル密度 P を大きくすることができるので、コンタクト抵抗の増大を抑制することができる。また、コンタクトホールの開孔不良による導通不良の発生を防ぐことができ

る。したがって、半導体と電極とのコンタクト部分の高い導電性を確保しつつ、低オン抵抗化を図ることができる。

#### 【0147】

ここまでは、主にトレンチの平面パターンを種々変更することによって、チャネル密度Pを大きくし、低オン抵抗化を図ることについて説明した。以下に説明する実施の形態12は、第1の拡散領域であるソース領域（またはドレイン領域）を、活性領域のトレンチ底部だけでなく、ゲート領域のトレンチ底部にも設けることによって、低オン抵抗化を図るものである。

#### 【0148】

すなわち、ゲート領域のトレンチ底部に、第1の拡散領域であるソース領域（またはドレイン領域）が存在することによって、ゲート領域のトレンチ側への電流の回り込み量が増大する。それによって、十分に低オン抵抗化を図ることが可能となる。

#### 【0149】

実施の形態12.

図24は、本発明の実施の形態12にかかる半導体装置のトレンチパターンの平面レイアウトを示す図である。図24に示すように、第1の拡散領域であるソース領域27（またはドレイン領域29）は、活性領域に形成された第1のトレンチ8の底部、およびゲート領域に形成された第2のトレンチ9の底部に沿って設けられている。なお、実施の形態1～11では特に言及していないが、図24において、左端および右端の縦方向に伸びるトレンチ部分は第1のトレンチ8であり、活性領域である。また、図24において、上端および下端の横方向に伸びるトレンチ部分は第2のトレンチ9であり、ゲート領域である。

#### 【0150】

つぎに、実施の形態12におけるTLPMの断面構造およびその製造方法について、4つの例（第5～第8の例）を挙げて、具体的に説明する。

#### 【0151】

（第5の例）

図25および図26は、トレンチ底部にソース領域が存在する1段トレンチ構

造の TLPM の断面構造を示す図である。図 25 は、図 24 の切断線 J-J' で示す活性領域における断面図である。図 25 に示すように、第 5 の例の活性領域における断面構成は、図 12 に示す第 1 の例の活性領域における断面構成において p-ボディ領域 32 が設けられていないものである。したがって、説明が重複するので、第 5 の例の活性領域における断面構成の説明を省略する。

#### 【0152】

図 26 は、図 24 の切断線 K-K' で示すゲート領域における断面図である。図 26 に示すように、ゲート領域では、p-半導体基板 21 に形成された第 2 のトレンチ 9 の底部には、第 1 の拡散領域である n+ソース領域 27 が設けられている。また、第 2 のトレンチ 9 の底部には、チャネル領域となる P ベース領域 31 が n+ソース領域 27 を囲むように設けられている。

#### 【0153】

第 2 のトレンチ 9 内は、ゲート絶縁膜 22 を介して、ゲートポリシリコン 23 により埋められている。ゲートポリシリコン 23 上には、層間絶縁膜 24 が設けられている。第 2 のトレンチ 9 の外側は、拡張ドレイン領域となる n-ドレイン領域 28 である。n-ドレイン領域 28 上には、マスク酸化膜 30 が設けられている。層間絶縁膜 24 およびマスク酸化膜 30 上には、さらに層間絶縁膜 26 が積層されている。

#### 【0154】

図 25 および図 26 に示す断面構成を有する TLPM の製造プロセスについて図 27～図 56 を参照しながら説明する。まず、p-半導体基板 21 に n-ドレイン領域 28 を形成し、n-ドレイン領域 28 の表面にマスク酸化膜 30 を形成する（図 27：活性領域、図 28：ゲート領域）。そして、マスク酸化膜 30 の表面に、メッシュパターンのレジストマスク 51 を形成する（図 29：活性領域、図 30：ゲート領域）。

#### 【0155】

ついで、マスク酸化膜 30 に、たとえば図 24 に示すメッシュ状トレンチパターンを形成し、マスク酸化膜 30 をマスクとしてトレンチエッチングをおこない、第 1 および第 2 のトレンチ 8, 9 を形成する（図 31：活性領域、図 32：ゲ

ート領域)。そして、犠牲酸化をおこない、第1および第2のトレンチ8, 9内に犠牲酸化膜52を形成する(図33:活性領域、図34:ゲート領域)。

#### 【0156】

ついで、第1および第2のトレンチ8, 9の底面にp型不純物としてたとえばホウ素をイオン注入する(図35:活性領域、図36:ゲート領域)。Pベース領域31の形成につづいて、第1および第2のトレンチ8, 9の底面にn型不純物としてたとえば砒素をイオン注入する(図37:活性領域、図38:ゲート領域)。そして、n+ソース領域27を形成する(図39:活性領域、図40:ゲート領域)。

#### 【0157】

ついで、犠牲酸化膜52を除去した後、第1および第2のトレンチ8, 9内にゲート絶縁膜22を形成し、ゲートポリシリコン23を堆積する(図41:活性領域、図42:ゲート領域)。そして、ゲートポリシリコン23をエッチングし、シャドウ酸化をおこなってシャドウ酸化膜53を形成する(図43:活性領域、図44:ゲート領域)。活性領域においては、ゲートポリシリコン23は、第1のトレンチ8の側壁にのみ残る。ゲート領域においては、第2のトレンチ9の開口幅が第1のトレンチ8の開口幅よりも狭いため、第2のトレンチ9はゲートポリシリコン23により完全に埋められる。

#### 【0158】

ついで、層間絶縁膜24を堆積する(図45:活性領域、図46:ゲート領域)。そして、この層間絶縁膜24をエッチングする(図47:活性領域、図48:ゲート領域)。このエッチングにより、活性領域においては、第1のトレンチ8の底部にコンタクトホールが開口する。また、ゲート領域では、ゲートポリシリコン23上に層間絶縁膜24が残る。

#### 【0159】

ついで、ソースポリシリコン25を堆積する(図49:活性領域、図50:ゲート領域)。このソースポリシリコン25をエッチングする(図51:活性領域、図52:ゲート領域)。このエッチングにより、活性領域においては、第1のトレンチ8内に開口するコンタクトホール内にのみソースポリシリコン25が残



り、そのコンタクトホールがソースポリシリコン 25 で埋められる。また、ゲート領域では、ソースポリシリコン 25 は残らない。

#### 【0160】

ついで、層間絶縁膜 26 を堆積し、その表面にレジストマスク 54 を形成する（図 53：活性領域、図 54：ゲート領域）。このレジストマスク 54 をマスクとして、層間絶縁膜 26 およびマスク酸化膜 30 を貫通するコンタクトホールを開口し、n 型不純物としてたとえば砒素をイオン注入する（図 55：活性領域、図 56：ゲート領域）。そして、拡散処理をおこなって n+ドレイン領域 29 を形成する。最後に、メタル配線層の積層およびパターンングにより、コンタクト部 13, 15、第 1 の電極（ドレイン電極）14 および第 2 の電極（ソース電極）16 を形成し、図 25 および図 26 に示す断面構成が完成する。

#### 【0161】

（第 6 の例）

図 57 は、トレンチ底部にソース領域が存在する 2 段トレンチ構造の TLPM の断面構造を示す図である。図 24 の切断線 J-J' で示す活性領域における断面構成は、図 25 に示す構成において、第 1 のトレンチ 8 の側壁の上半部に沿って、ゲート絶縁膜 22 よりも厚い層間絶縁膜 41 を設けたものであり、図 18 に示す構成と同じになる。また、図 24 の切断線 K-K' で示す活性領域における断面構成は、図 26 に示す構成において、第 2 のトレンチ 9 の側壁の上半部に沿って、ゲート絶縁膜 22 よりも厚い層間絶縁膜 41 を設けたものである。重複する説明については省略する。

#### 【0162】

図 18 および図 57 に示す断面構成を有する TLPM の製造プロセスについて図 58～図 71 を参照しながら説明する。まず、上述した第 5 の例と同様にして、p-半導体基板 21 に n-ドレイン領域 28 を形成し、その表面にマスク酸化膜 30 を形成する。そして、第 1 および第 2 のトレンチ（一段目）8, 9 を形成し、その内側に犠牲酸化膜 52 を形成する（図 27～図 34）。

#### 【0163】

ついで、層間絶縁膜 41 を堆積する（図 58：活性領域、図 59：ゲート領域

)。そして、この層間絶縁膜 41 をエッチングし、第 1 および第 2 のトレンチ（一段目）8, 9 の側壁にのみ層間絶縁膜 41 を残す（図 60：活性領域、図 61：ゲート領域）。ついで、残った層間絶縁膜 41 をマスクとして再度トレンチエッチングをおこない、二段目の第 1 および第 2 のトレンチ 8, 9 を形成する（図 62：活性領域、図 63：ゲート領域）。そして、二段目の第 1 および第 2 のトレンチ 8, 9 の内側に犠牲酸化膜 55 を形成する（図 64：活性領域、図 65：ゲート領域）。

#### 【0164】

ついで、第 1 および第 2 のトレンチ 8, 9 の底面に p 型不純物としてたとえばホウ素をイオン注入する（図 66：活性領域、図 67：ゲート領域）。P ベース領域 31 の形成につづいて、第 1 および第 2 のトレンチ 8, 9 の底面に n 型不純物としてたとえば砒素をイオン注入する（図 68：活性領域、図 69：ゲート領域）。そして、n+ソース領域 27 を形成する（図 70：活性領域、図 71：ゲート領域）。

#### 【0165】

ついで、犠牲酸化膜 55 を除去した後、上述した第 5 の例の図 41～図 56 と同様にして、ゲート絶縁膜 22 およびゲートポリシリコン 23 を形成する。さらに、層間絶縁膜 24 を形成し、ソースコンタクトのためのコンタクトホールを開口し、その中をソースポリシリコン 25 で埋める。ついで、層間絶縁膜 26 を堆積し、層間絶縁膜 26 およびマスク酸化膜 30 を貫通するコンタクトホールを開口し、イオン注入および拡散処理により n+ドレイン領域 29 を形成する。そして、コンタクト部 13, 15、第 1 の電極（ドレイン電極）14 および第 2 の電極（ソース電極）16 を形成し、図 18 および図 57 に示す断面構成が完成する。

#### 【0166】

（第 7 の例）

図 72 および図 73 は、トレンチ底部にドレイン領域が存在する 1 段トレンチ構造の TLPM の断面構造を示す図である。図 72 は、図 24 の切断線 J-J' で示す活性領域における断面図である。図 72 に示すように、第 7 の例の活性領

域における断面構成は、図 15 に示す第 2 の例の活性領域における断面構成において最上層の層間絶縁膜 26 が設けられていないものである。したがって、説明が重複するので、第 7 の例の活性領域における断面構成の説明を省略する。

#### 【0167】

図 73 は、図 24 の切断線 K-K' で示すゲート領域における断面図である。図 73 に示すように、ゲート領域では、p-半導体基板 21 に形成された第 2 のトレンチ 9 の底部には、n+ドレイン領域 29 が設けられている。また、第 2 のトレンチ 9 の底部には、拡張ドレイン領域となる n-ドレイン領域 28 が n+ドレイン領域 29 を囲むように設けられている。第 2 のトレンチ 9 内は、ゲート絶縁膜 22 を介して、ゲートポリシリコン 23 により埋められている。ゲートポリシリコン 23 上には、層間絶縁膜 24 が設けられている。

#### 【0168】

第 2 のトレンチ 9 の外側には、P ベース領域 31 が設けられており、その表面層には、n+ソース領域 27 および p+プラグ領域 36 が形成されている。n+ソース領域 27 および p+プラグ領域 36 の表面上には、マスク酸化膜 30 が設けられている。第 1 の電極（ソース電極）14 は、マスク酸化膜 30 を貫通するコンタクト部 13 を介して、n+ソース領域 27 および p+プラグ領域 36 に電氣的に接続している。

#### 【0169】

図 72 および図 73 に示す断面構成を有する TLPM の製造プロセスについて図 74～図 103 を参照しながら説明する。まず、p-半導体基板 21 の表面にマスク酸化膜 30 を形成する（図 74：活性領域、図 75：ゲート領域）。そして、マスク酸化膜 30 の表面に、メッシュパターンのレジストマスク 51 を形成する（図 76：活性領域、図 77：ゲート領域）。

#### 【0170】

ついで、マスク酸化膜 30 に、たとえば図 24 に示すメッシュ状トレンチパターンを形成し、マスク酸化膜 30 をマスクとしてトレンチエッチングをおこない、第 1 および第 2 のトレンチ 8, 9 を形成する（図 78：活性領域、図 79：ゲート領域）。そして、犠牲酸化をおこない、第 1 および第 2 のトレンチ 8, 9 内

に犠牲酸化膜 52 を形成した後、第 1 および第 2 のトレンチ 8, 9 の底面に n 型不純物としてたとえばリンをイオン注入する（図 80：活性領域、図 81：ゲート領域）。

#### 【0171】

n-ドレイン領域 28 の形成につづいて、第 1 および第 2 のトレンチ 8, 9 の底面に n 型不純物としてたとえば砒素をイオン注入する（図 82：活性領域、図 83：ゲート領域）。そして、n+ドレイン領域 29 を形成する（図 84：活性領域、図 85：ゲート領域）。犠牲酸化膜 52 を除去した後、第 1 および第 2 のトレンチ 8, 9 内にゲート絶縁膜 22 を形成し、ゲートポリシリコン 23 を堆積する（図 86：活性領域、図 87：ゲート領域）。

#### 【0172】

ついで、ゲートポリシリコン 23 をエッチングし、シャドウ酸化をおこなってシャドウ酸化膜 53 を形成する（図 88：活性領域、図 89：ゲート領域）。活性領域においては、ゲートポリシリコン 23 は、第 1 のトレンチ 8 の側壁にのみ残る。ゲート領域においては、第 2 のトレンチ 9 の開口幅が第 1 のトレンチ 8 の開口幅よりも狭いため、第 2 のトレンチ 9 はゲートポリシリコン 23 により完全に埋められる。

#### 【0173】

ついで、層間絶縁膜 24 を堆積する（図 90：活性領域、図 91：ゲート領域）。そして、この層間絶縁膜 24 をエッチングする（図 92：活性領域、図 93：ゲート領域）。このエッチングにより、活性領域においては、第 1 のトレンチ 8 の底部にコンタクトホールが開口する。また、ゲート領域では、ゲートポリシリコン 23 上に層間絶縁膜 24 が残る。

#### 【0174】

ついで、ドレインポリシリコン 35 を堆積する（図 94：活性領域、図 95：ゲート領域）。このドレインポリシリコン 35 をエッチングする。このエッチングにより、活性領域においては、第 1 のトレンチ 8 内に開口するコンタクトホール内にのみドレインポリシリコン 35 が残り、そのコンタクトホールがドレインポリシリコン 35 で埋められる。また、ゲート領域では、ドレインポリシリコン

35は残らない。ついで、p型不純物としてたとえばホウ素をイオン注入する（図96：活性領域、図97：ゲート領域）。

#### 【0175】

Pベース領域31の形成につづいて、レジストマスク56を形成し、Pベース領域31にn型不純物としてたとえば砒素をイオン注入する（図98：活性領域、図99：ゲート領域）。そして、n<sup>+</sup>ソース領域27を形成する。n<sup>+</sup>ソース領域27の形成につづいて、レジストマスク57を形成し、p型不純物としてたとえばホウ素をイオン注入する（図100：活性領域、図101：ゲート領域）。

#### 【0176】

p<sup>+</sup>プラグ領域36の形成につづいて、レジストマスク58を形成する（図102：活性領域、図103：ゲート領域）。そして、エッチングをおこない、n<sup>+</sup>ソース領域27およびp<sup>+</sup>プラグ領域36を露出させる。レジストマスク58を除去した後、メタル配線層の積層およびパターンングにより、コンタクト部13、15、第1の電極（ソース電極）14および第2の電極（ドレイン電極）16を形成し、図72および図73に示す断面構成が完成する。

#### 【0177】

（第8の例）

図104および図105は、トレンチ底部にドレイン領域が存在する2段トレンチ構造のTLPMの断面構成を示す図である。図24の切断線J-J'で示す活性領域における断面構成は、図72に示す構成において、第1のトレンチ8の下半部から底部にかけて、ゲート絶縁膜22よりも厚い層間絶縁膜41を設けたものである。また、図24の切断線K-K'で示す活性領域における断面構成は、図73に示す構成において、第2のトレンチ9の底部に、ゲート絶縁膜22よりも厚い層間絶縁膜41を設けたものである。重複する説明については省略する。

#### 【0178】

図104および図105に示す断面構成を有するTLPMの製造プロセスについて図106～図125を参照しながら説明する。まず、上述した第7の例と同様にして、p-半導体基板21の表面にマスク酸化膜30を形成する。そして、

第1および第2のトレンチ（一段目）8，9を形成し、その内側に犠牲酸化膜52を形成した後、第1および第2のトレンチ8，9（一段目）の底面にn型不純物としてたとえばリンをイオン注入する（図74～図81）。

#### 【0179】

ついで、第1および第2のトレンチ（一段目）8，9の内側を犠牲酸化した後、窒化膜59を堆積する（図106：活性領域、図107：ゲート領域）。この窒化膜59をエッチングし、第1および第2のトレンチ（一段目）8，9の側壁にのみ残す（図108：活性領域、図109：ゲート領域）。ついで、残った窒化膜59をマスクとして再度トレンチエッチングをおこない、二段目の第1および第2のトレンチ8，9を形成する。また、先にイオン注入したリンによってn<sup>+</sup>ドレイン領域28を形成する（図110：活性領域、図111：ゲート領域）。

#### 【0180】

ついで、二段目の第1および第2のトレンチ8，9の底面および基板表面に犠牲酸化膜60を形成する（図112：活性領域、図113：ゲート領域）。基板表面を覆うレジストマスク61を形成し、第1および第2のトレンチ8，9の底面にn型不純物としてたとえば砒素をイオン注入する（図114：活性領域、図115：ゲート領域）。そして、レジストマスク61を除去し（図116：活性領域、図117：ゲート領域）、犠牲酸化膜60を除去する（図118：活性領域、図119：ゲート領域）。

#### 【0181】

ついで、第1および第2のトレンチ8，9内の底に層間絶縁膜41を形成する。また、その際、先にイオン注入した砒素が拡散し、n<sup>+</sup>ドレイン領域29が形成される（図120：活性領域、図121：ゲート領域）。窒化膜59を除去した後、第1および第2のトレンチ8，9の側壁にゲート絶縁膜22を形成し、ゲートポリシリコン23を堆積する（図122：活性領域、図123：ゲート領域）。

#### 【0182】

ついで、ゲートポリシリコン23をエッチングする（図124：活性領域、図

1 2 5 : ゲート領域)。活性領域においては、ゲートポリシリコン 2 3 は、層間絶縁膜 4 1 上で第 1 のトレンチ 8 の側壁にのみ残る。ゲート領域においては、第 2 のトレンチ 9 の開口幅が第 1 のトレンチ 8 の開口幅よりも狭いため、第 2 のトレンチ 9 はゲートポリシリコン 2 3 により完全に埋められる。

#### 【0 1 8 3】

ついで、上述した第 7 の例の図 9 0 ~ 図 1 0 3 と同様にして、層間絶縁膜 2 4 を形成し、ドレインコンタクトのためのコンタクトホールを開口し、その中をドレインポリシリコン 3 5 で埋める。ついで、P ベース領域 3 1、n+ソース領域 2 7 および p+プラグ領域 3 6 を形成する。そして、メタル配線層の積層およびパターニングにより、コンタクト部 1 3、1 5、第 1 の電極（ソース電極）1 4 および第 2 の電極（ドレイン電極）1 6 を形成し、図 1 0 4 および図 1 0 5 に示す断面構成が完成する。

#### 【0 1 8 4】

以上、詳述したように、実施の形態 1 2 によれば、第 1 の拡散領域であるソース領域（またはドレイン領域）が、活性領域のトレンチ底部だけでなく、ゲート領域のトレンチ底部にも存在するので、ゲート領域のトレンチ側への電流の回り込み量が増大する。したがって、十分に低オン抵抗化を図ることができる。

#### 【0 1 8 5】

以上において本発明は、上述した各実施の形態に限らず、種々変更可能である。たとえば、非トレンチエッチング領域 2 は、長方形以外の四角形や、五角形以上の多角形などでもよい。また、TLPM の断面構造も、図 1 2 ~ 図 2 3 に示す構成に限らず、たとえばトレンチ底部にソース領域が存在する TLPM において、第 1 および第 2 のゲート領域のトレンチ 9、7 の底部に、n+ソース領域 2 7 と P ベース領域 3 1 を設けた構成としてもよい。また、トレンチ底部にドレイン領域が存在する TLPM において、第 1 および第 2 のゲート領域のトレンチ 9、7 の底部に、n+ドレイン領域 2 9 と P ベース領域 3 1 を設けた構成としてもよい。

#### 【0 1 8 6】

また、本発明は、p 型および n 型の導電型を逆転させた構成としてもよい。ま

た、実施の形態 1 ～ 1 1 と実施の形態 1 2 を組み合わせた構成としてもよく、そうすれば、より一層、低オン抵抗化を図ることができる。また、本発明は、T L P M 等のパワー M I S F E T に限らず、絶縁ゲート型バイポーラトランジスタ（I G B T）を含む他のパワー半導体素子にも適用することができる。

#### 【0 1 8 7】

##### 【発明の効果】

本発明によれば、非トレンチエッチング領域においてコンタクト部を、非トレンチエッチング領域を第 3 のトレンチにより小領域に分割しない場合のコンタクト部と同じ大きさにすることができるので、コンタクト抵抗の増大を抑制し、またコンタクトホールの開孔不良による導通不良の発生を防ぐことができる。したがって、半導体と電極とのコンタクト部分の高い導電性を確保しつつ、トレンチの微細化による低オン抵抗化を図ることができる。

#### 【0 1 8 8】

また、本発明によれば、第 1 の拡散領域が、活性領域のトレンチ底部だけでなく、活性領域のトレンチに交差する第 2 のトレンチの底部にも存在するので、第 2 のトレンチ側への電流の回り込み量が増大する。したがって、十分に低オン抵抗化を図ることができる。

##### 【図面の簡単な説明】

#### 【図 1】

本発明の実施の形態 1 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

#### 【図 2】

本発明の実施の形態 2 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

#### 【図 3】

本発明の実施の形態 3 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

#### 【図 4】

本発明の実施の形態 4 にかかるメッシュ状トレンチパターンの平面レイアウト



を示す図である。

【図 5】

本発明の実施の形態 5 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 6】

本発明の実施の形態 6 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 7】

本発明の実施の形態 7 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 8】

本発明の実施の形態 8 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 9】

本発明の実施の形態 9 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 1 0】

本発明の実施の形態 1 0 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 1 1】

本発明の実施の形態 1 1 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 1 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 1 の T L P M の活性領域における断面構造を示す図である。

【図 1 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 1 の T L P M の第 1 のゲート領域における断面構造を示す図である。

【図 1 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 1 の T L P M の第 2 のゲート領域における断面構造を示す図である。

【図 1 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 2 の T L P M の活性領域における断面構造を示す図である。

【図 1 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 2 の T L P M の第 1 のゲート領域における断面構造を示す図である。

【図 1 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 2 の T L P M の第 2 のゲート領域における断面構造を示す図である。

【図 1 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 3 の T L P M の活性領域における断面構造を示す図である。

【図 1 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 3 の T L P M の第 1 のゲート領域における断面構造を示す図である。

【図 2 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 3 の T L P M の第 2 のゲート領域における断面構造を示す図である。

【図 2 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 4 の T L P M の活性領域における断面構造を示す図である。

【図 2 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 4 の T L P M の第 1 のゲート領域における断面構造を示す図である。

【図 2 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 4 の T L P M の第 2 のゲート領域における断面構造を示す図である。

**【図 2 4】**

本発明の実施の形態 1 2 にかかるメッシュ状トレンチパターンの平面レイアウトを示す図である。

**【図 2 5】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の活性領域における断面構造を示す図である。

**【図 2 6】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M のゲート領域における断面構造を示す図である。

**【図 2 7】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 2 8】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 2 9】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 3 0】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 3 1】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 3 2】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 3 3】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製

造途中の断面構造を示す図である。

【図 3 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 3 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 3 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 3 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 3 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 3 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 4 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 5 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 5 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

【図 5 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 5 3】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 5 4】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 5 5】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 5 6】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 5 の T L P M の製造途中の断面構造を示す図である。

**【図 5 7】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M のゲート領域における断面構造を示す図である。

**【図 5 8】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

**【図 5 9】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

**【図 6 0】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

**【図 6 1】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

**【図 6 2】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製

造途中の断面構造を示す図である。

【図 6 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 6 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 6 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 6 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 6 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 6 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 6 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 7 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 7 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 6 の T L P M の製造途中の断面構造を示す図である。

【図 7 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の活性領域における断面構造を示す図である。

【図 7 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M のゲート領域における断面構造を示す図である。

【図 7 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 7 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 7 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 7 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 7 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 7 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 8 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 8 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。



**【図 8 2】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 3】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 4】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 5】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 6】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 7】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 8】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 8 9】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 9 0】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

**【図 9 1】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製

造途中の断面構造を示す図である。

【図 9 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 9 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 7 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の活性領域における断面構造を示す図である。

【図 1 0 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M のゲート領域における断面構造を示す図である。

【図 1 0 6】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 7】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 8】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 0 9】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 1 0】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 1】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 2】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 3】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 4】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 5】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 6】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 7】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 8】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 1 9】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

**【図 1 2 0】**

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製

造途中の断面構造を示す図である。

【図 1 2 1】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 2 2】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 2 3】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 2 4】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 2 5】

本発明にかかるメッシュ状トレンチパターンに適用可能な第 8 の T L P M の製造途中の断面構造を示す図である。

【図 1 2 6】

メッシュ状トレンチパターンの平面レイアウトを示す図である。

【図 1 2 7】

ストライプ状トレンチパターンの平面レイアウトを示す図である。

【符号の説明】

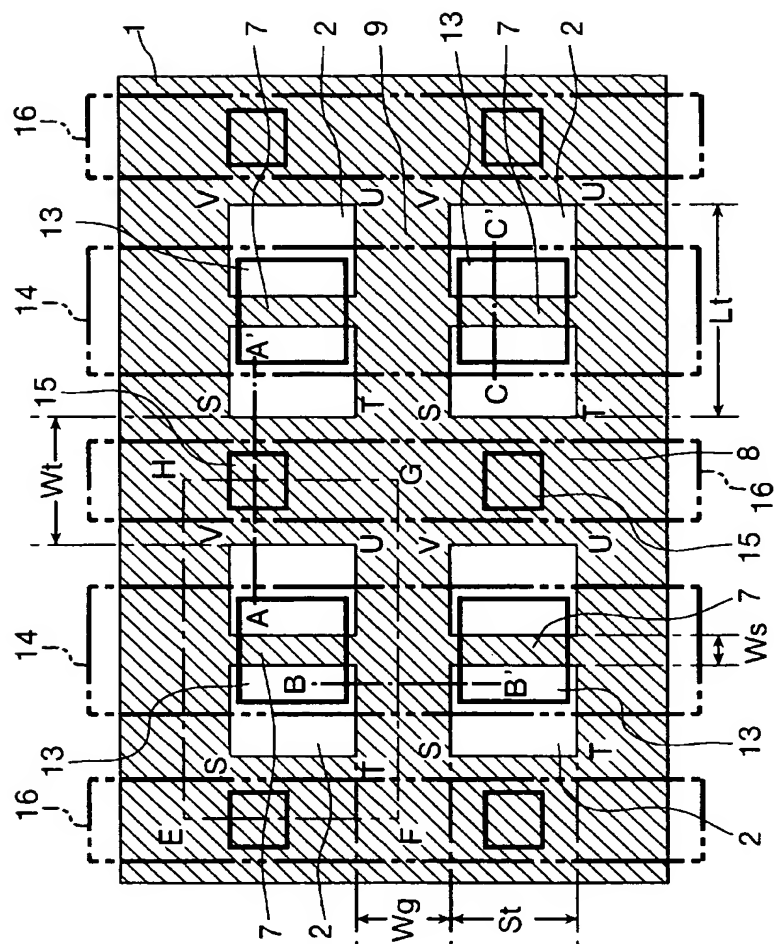
- 1 トレンチエッチング領域
- 2 非トレンチエッチング領域
- 7 第 3 のトレンチ
- 8 第 1 のトレンチ
- 9 第 2 のトレンチ
- 1 3 コントクト部
- 1 4 第 1 の電極
- 1 6 第 2 の電極

- 2 1 半導体基板
- 2 2 ゲート絶縁膜
- 2 3 第 1 の導電体 (ゲートポリシリコン)
- 2 4, 2 6 層間絶縁膜
- 2 5 第 2 の導電体 (ソースポリシリコン)
- 2 7 第 1 の拡散領域 (ソース領域)
- 2 9 第 2 の拡散領域 (ドレイン領域)
- 4 1 厚い層間絶縁膜

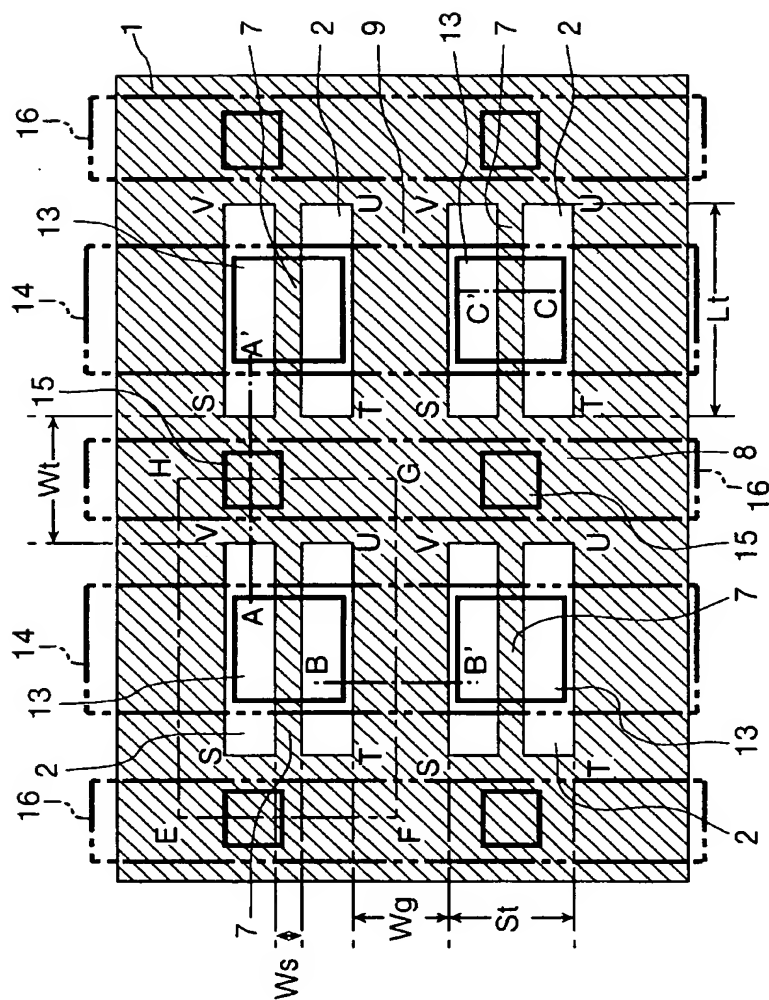
【書類名】

図面

【図 1】

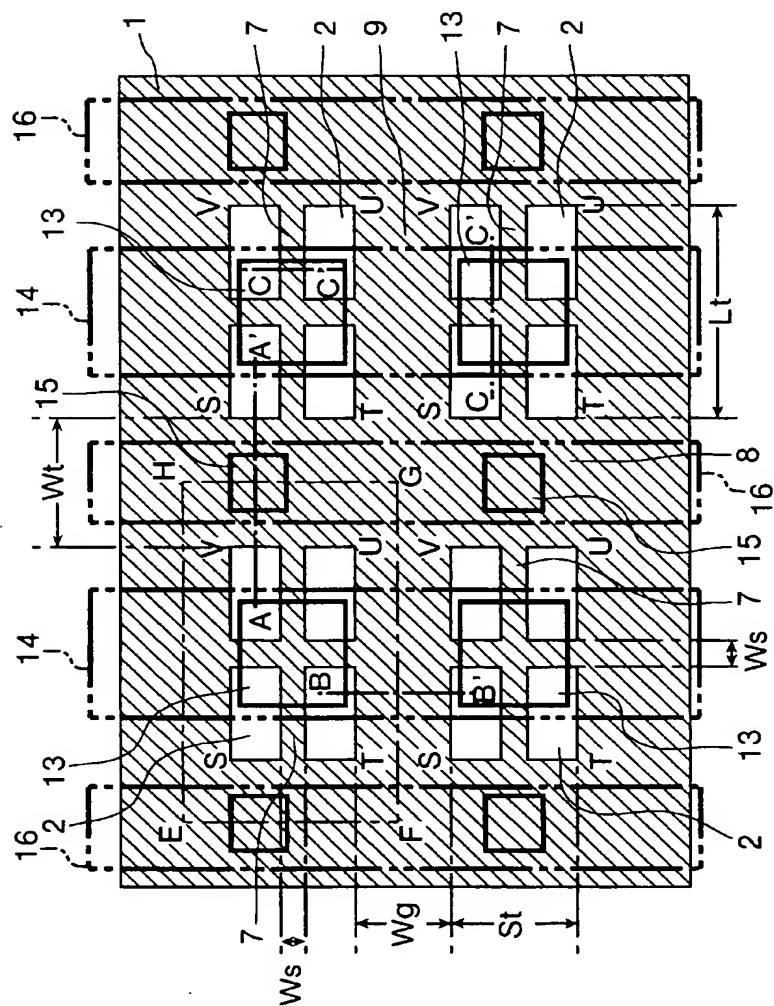


【図 2】

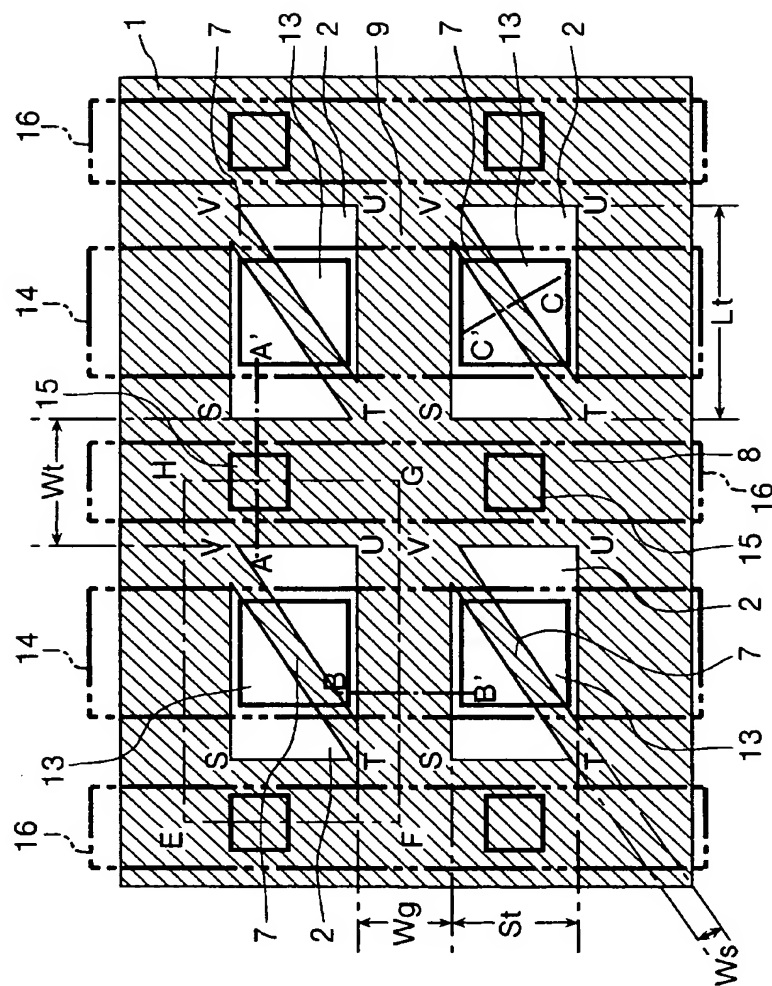




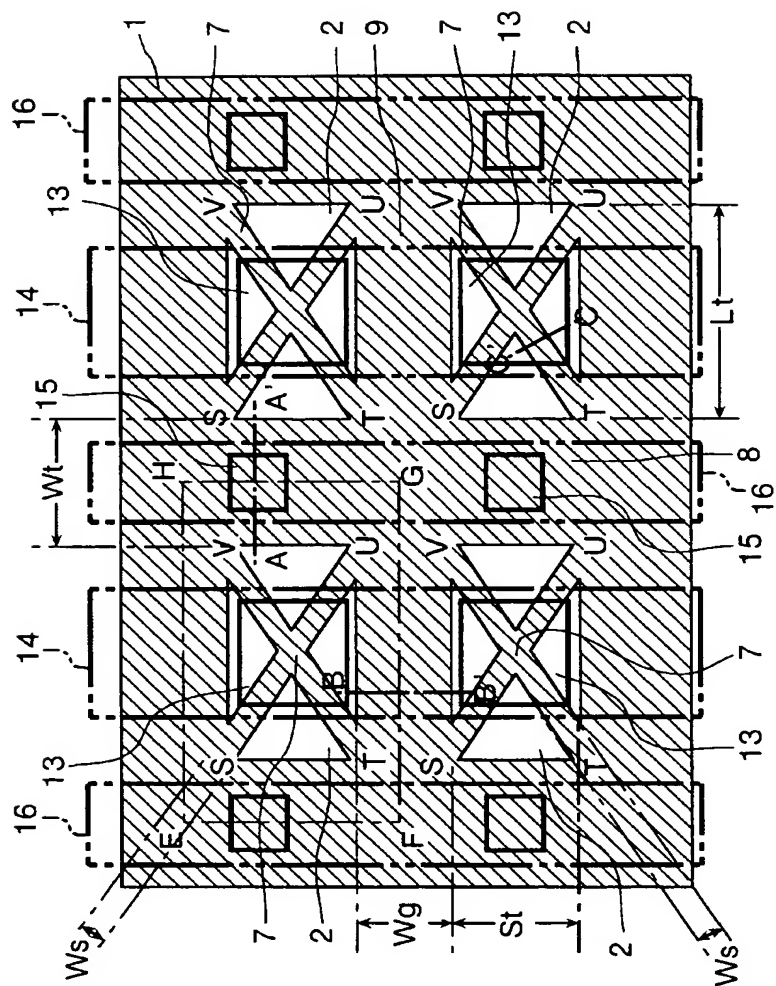
【図 3】



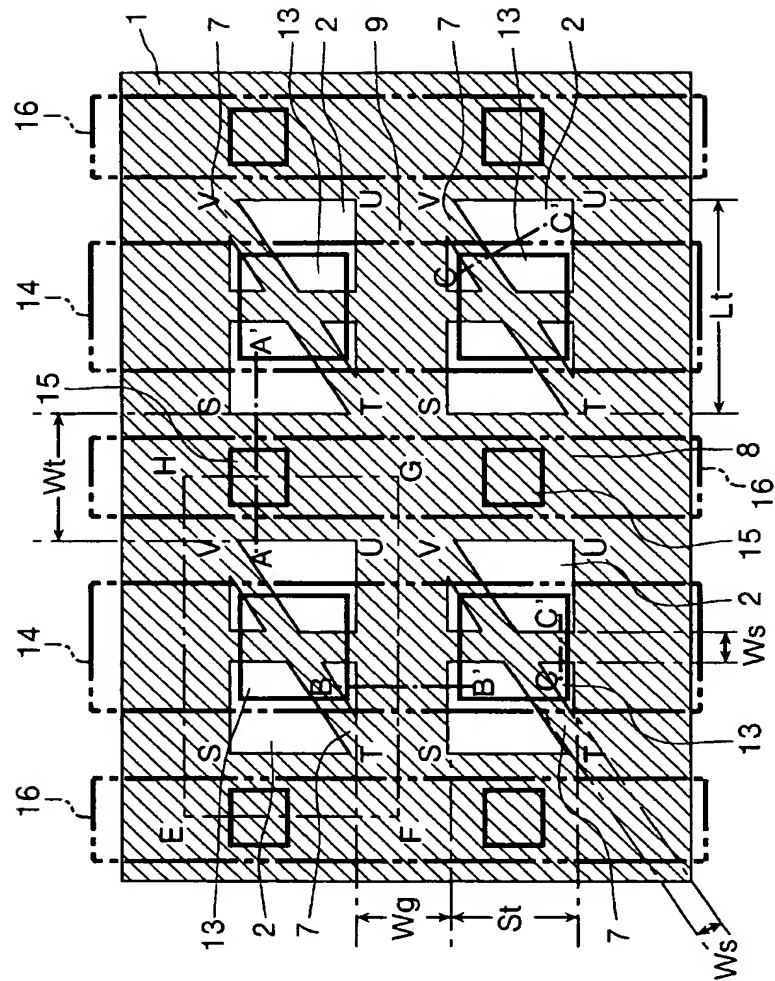
【図 4】



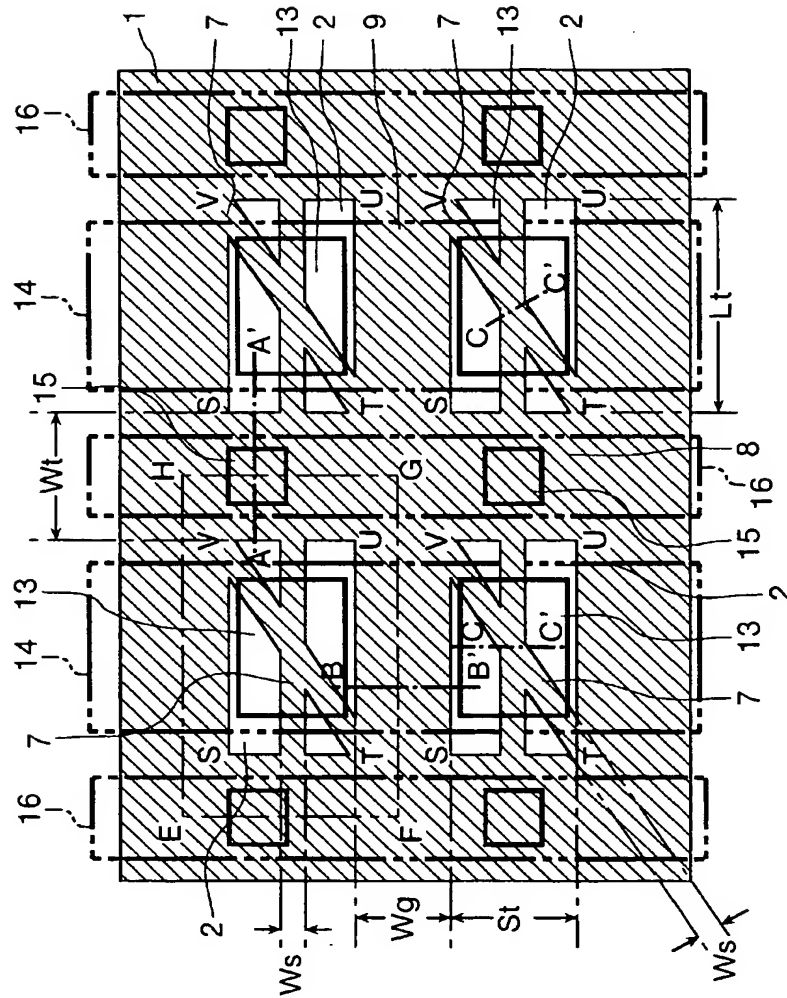
【図 5】



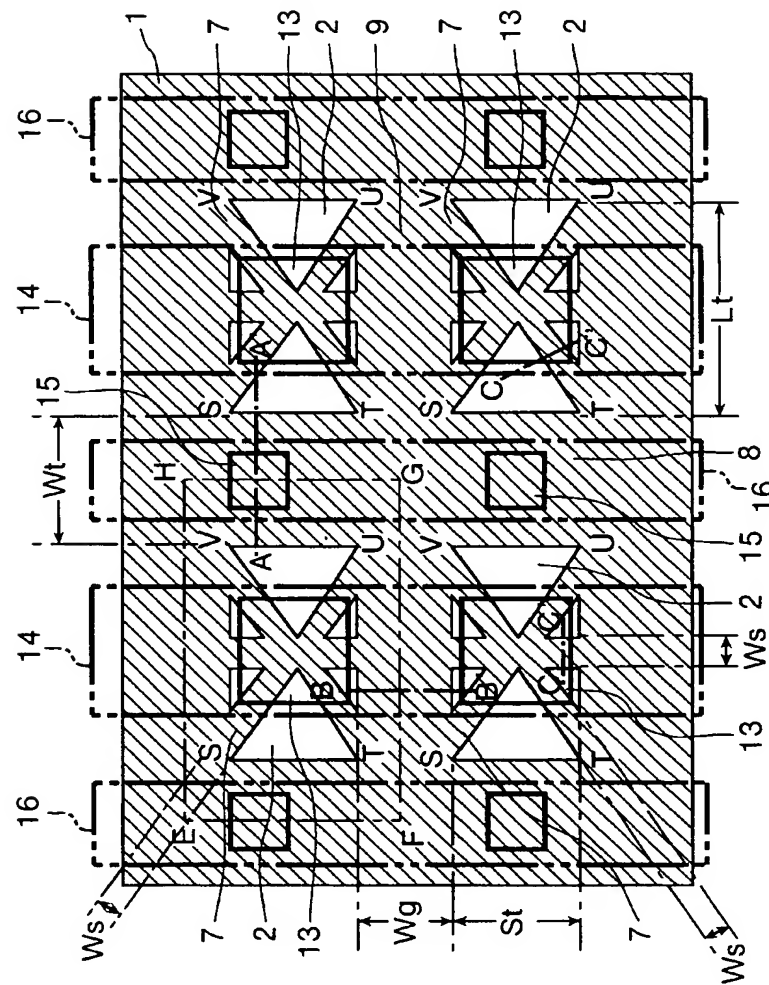
【図 6】



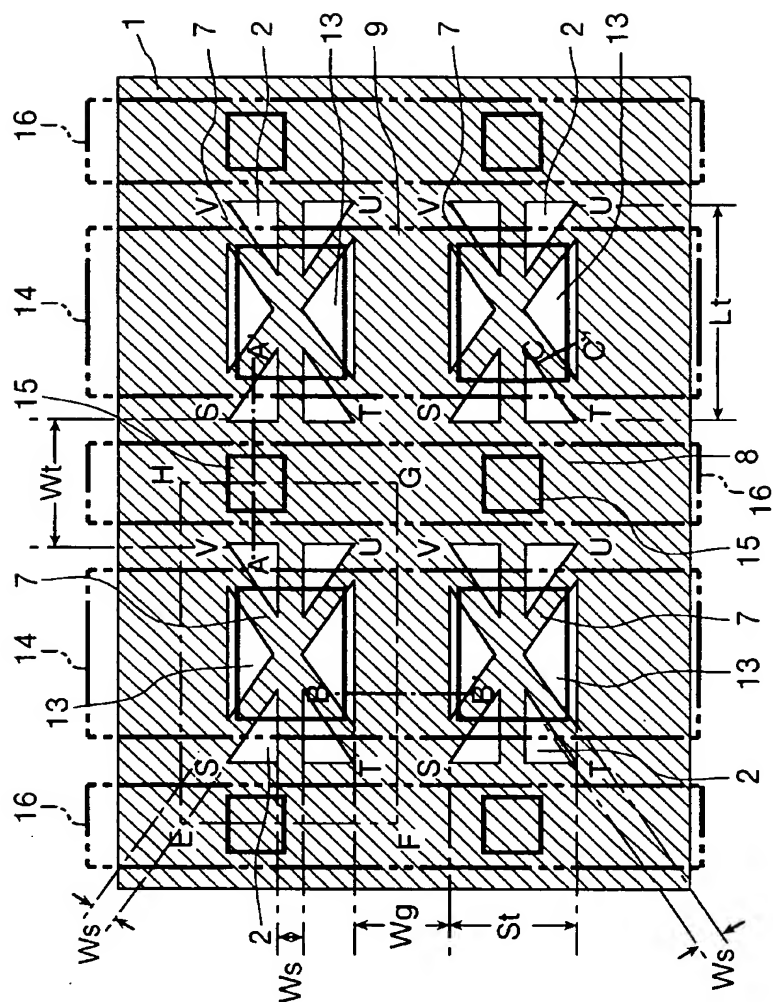
【図 7】



【図 8】



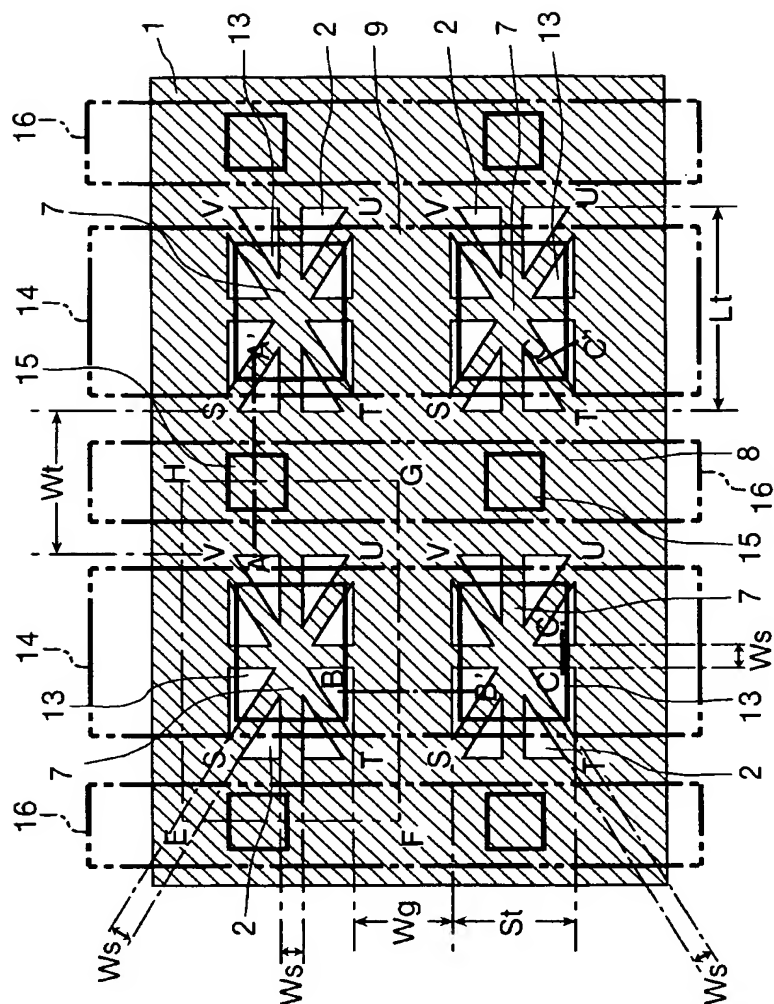
【図 9】





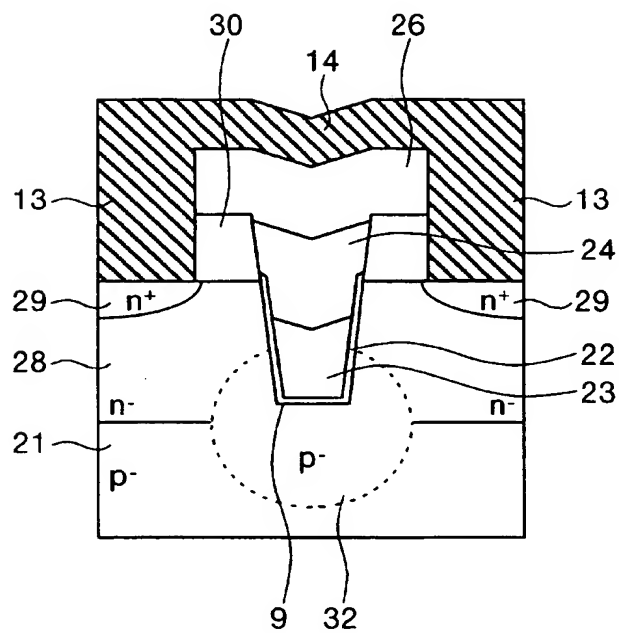


【図 11】

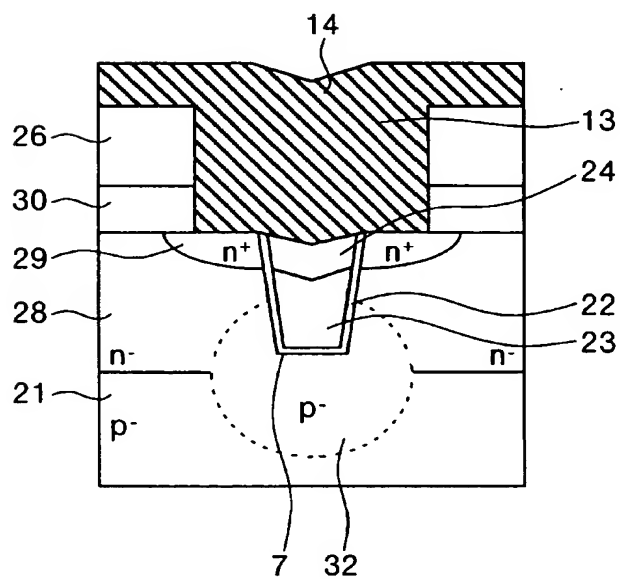




【図 13】

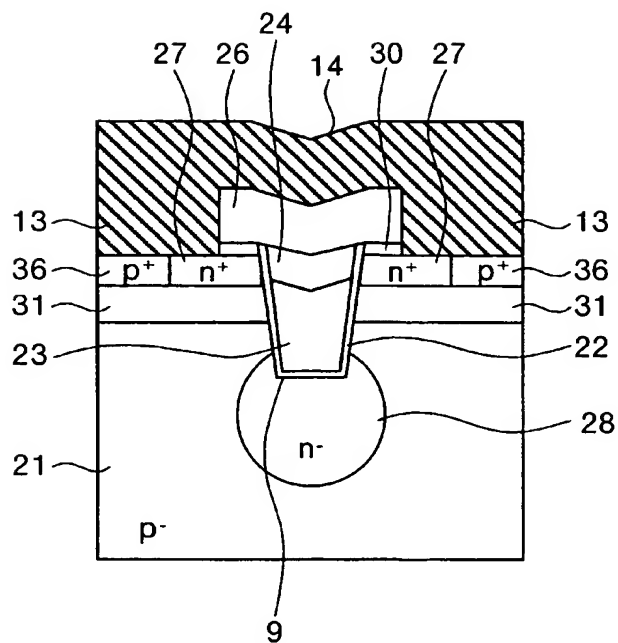


【図 14】

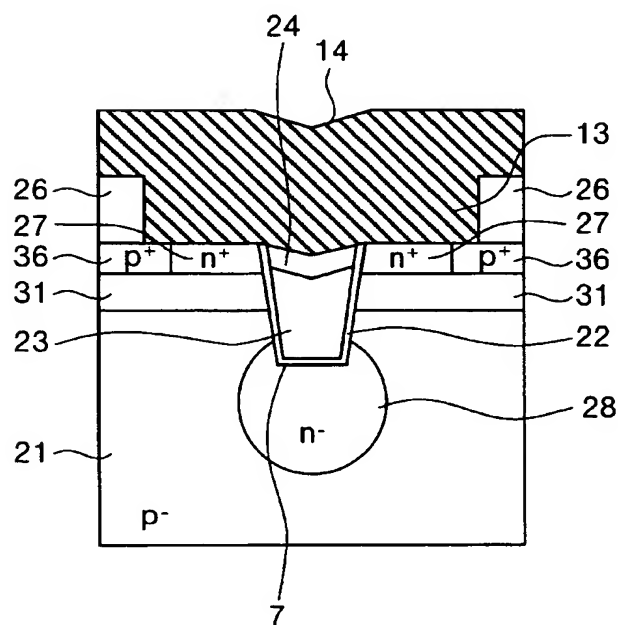




【図 16】

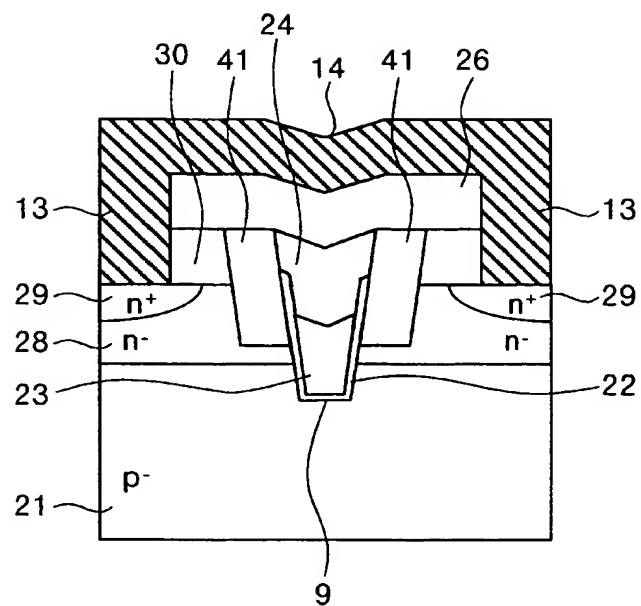


【図 17】

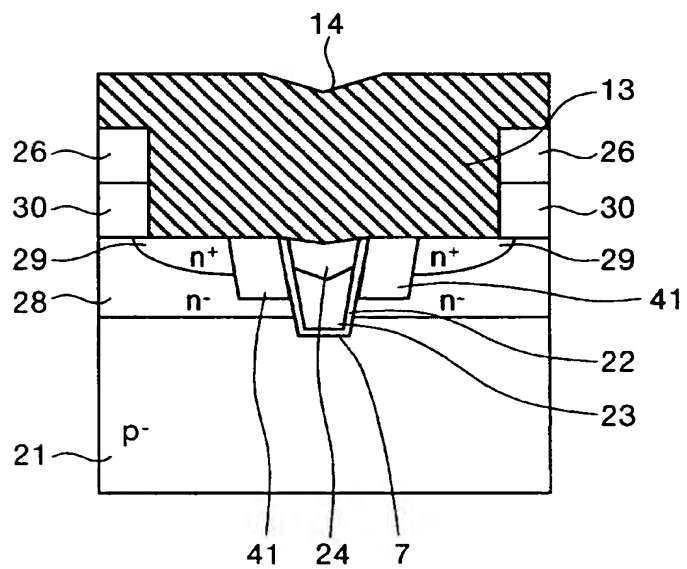




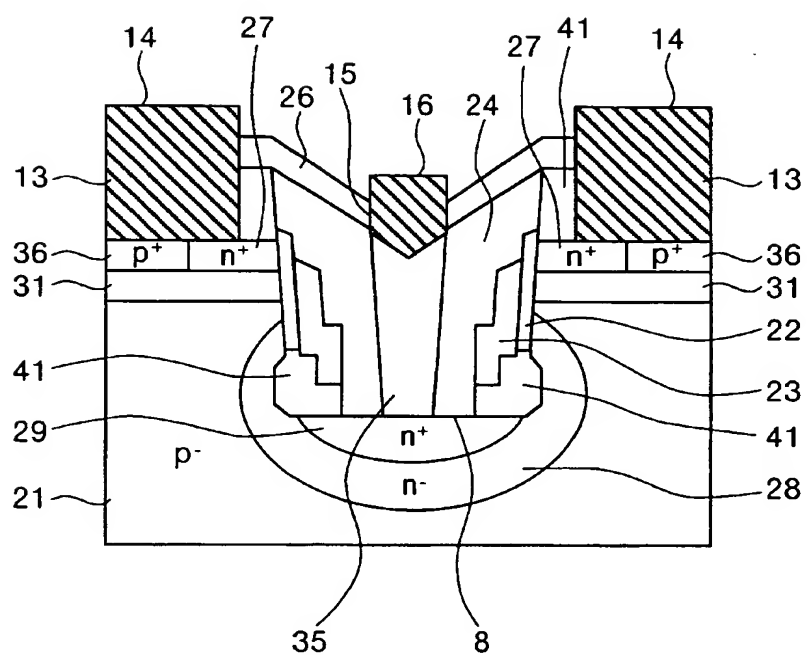
【図 19】



【図 20】



【図 2 1】

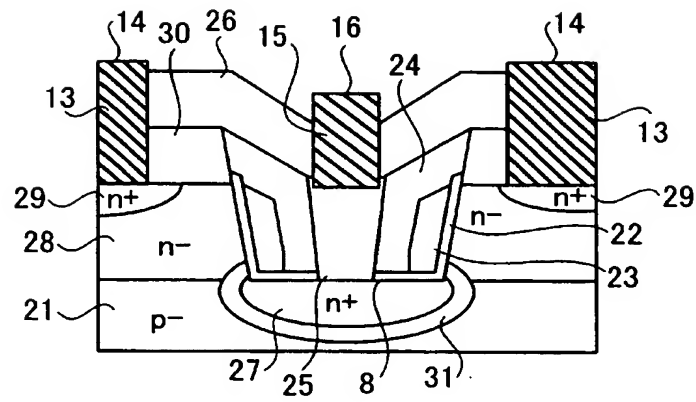




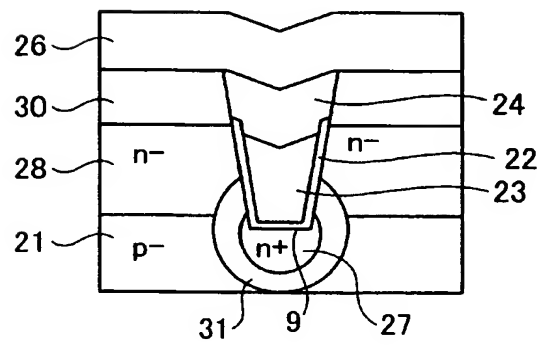




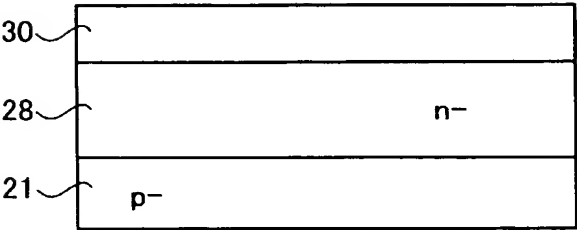
【図 25】



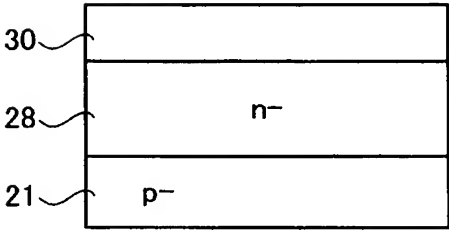
【図 26】



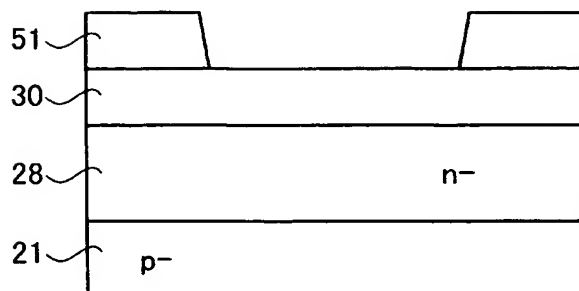
【図 2 7】



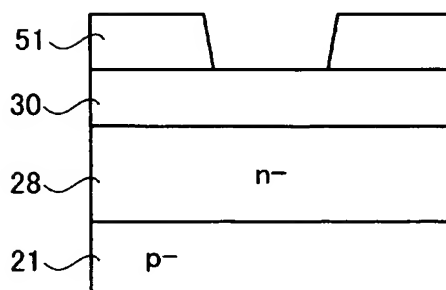
【図 2 8】



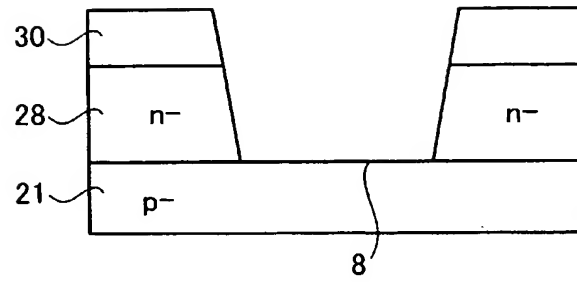
【図 2 9】



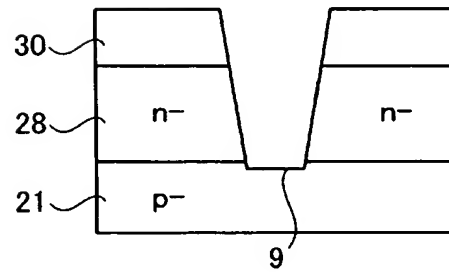
【図 3 0】



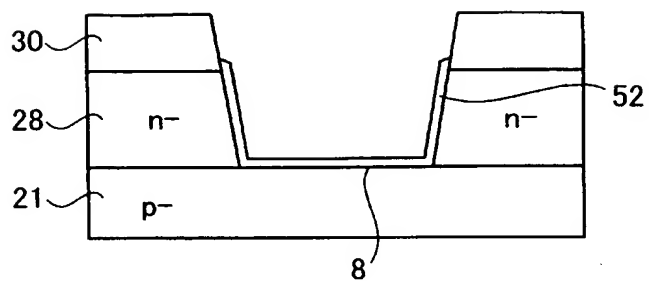
【図 3 1】



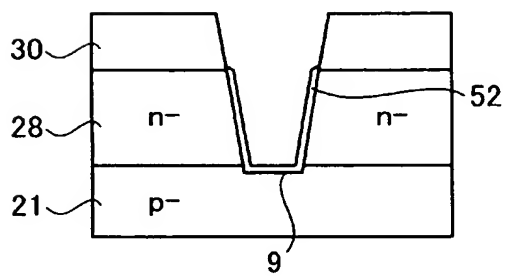
【図 3 2】



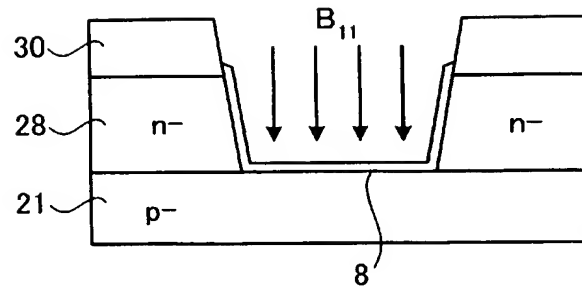
【図 33】



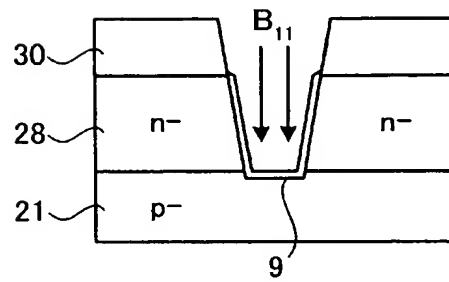
【図 34】



【図 35】

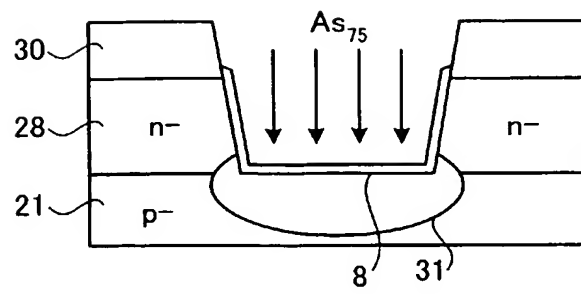


【図 36】

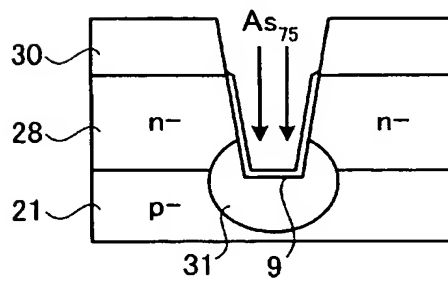




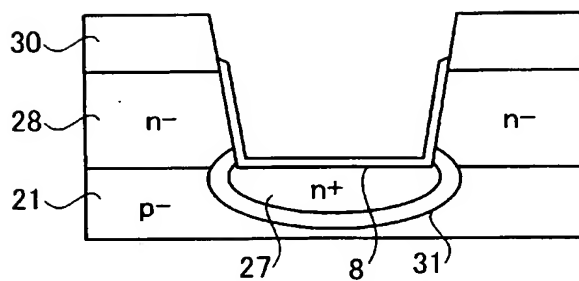
【図 37】



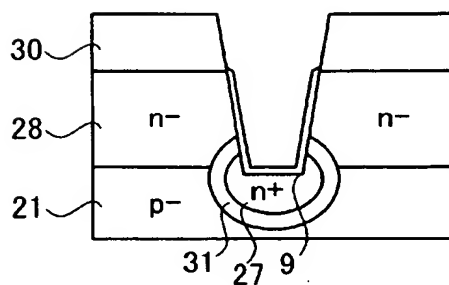
【図 38】



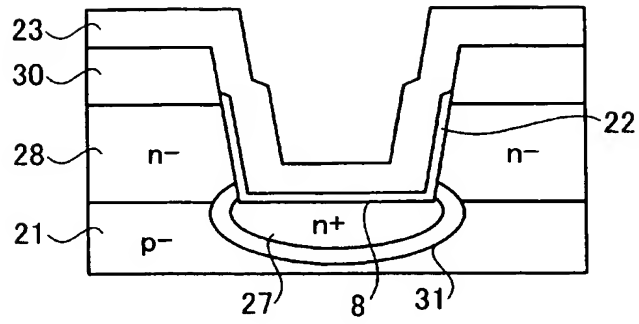
【図 39】



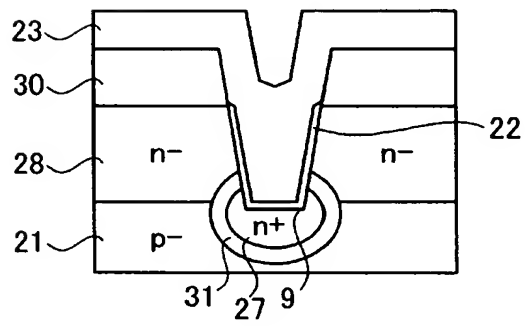
【図 40】



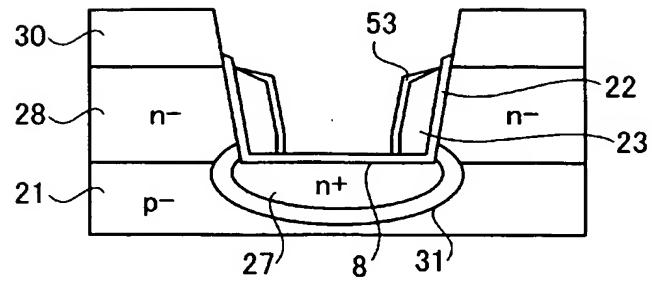
【図 4 1】



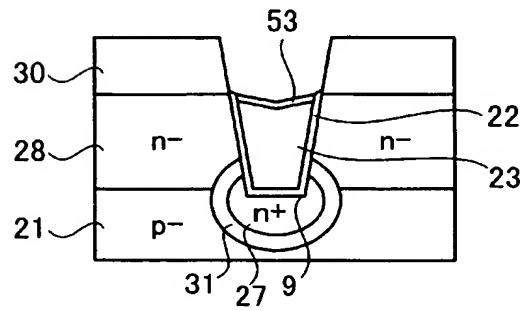
【図 4 2】



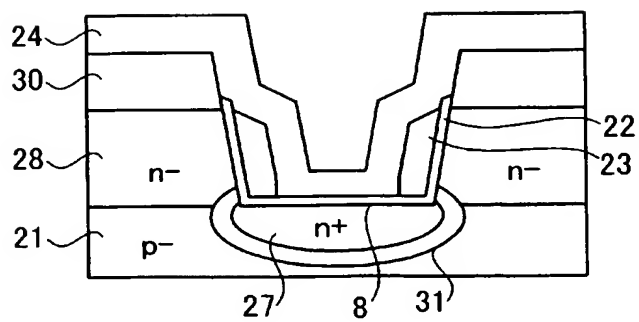
【図 4 3】



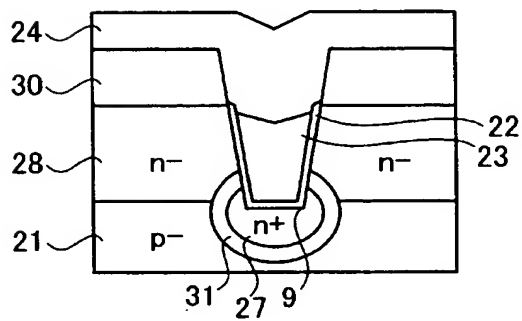
【図 4 4】



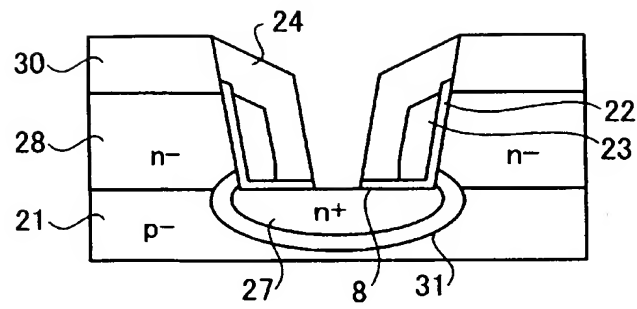
【図 4 5】



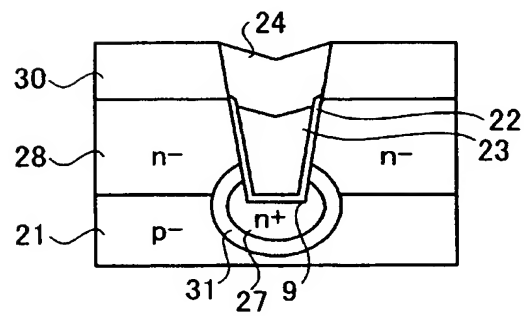
【図 4 6】



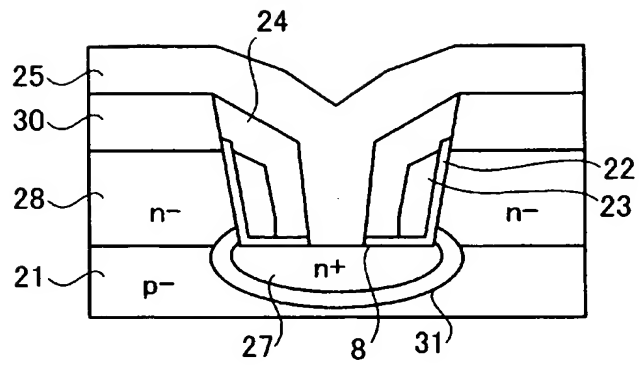
【図 47】



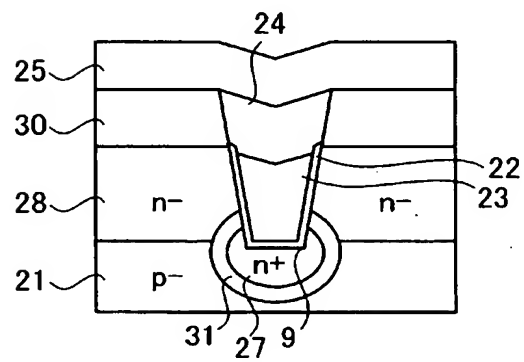
【図 48】



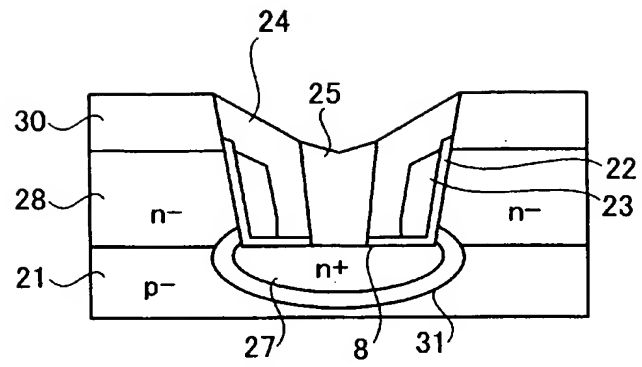
【図 49】



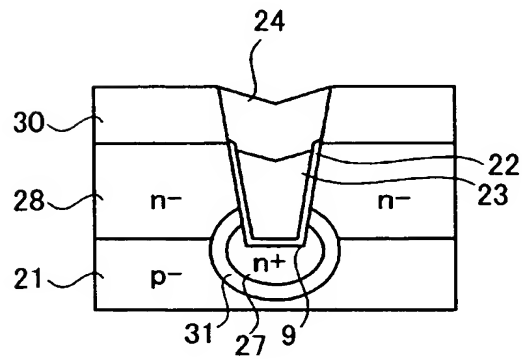
【図 50】



【図 5 1】

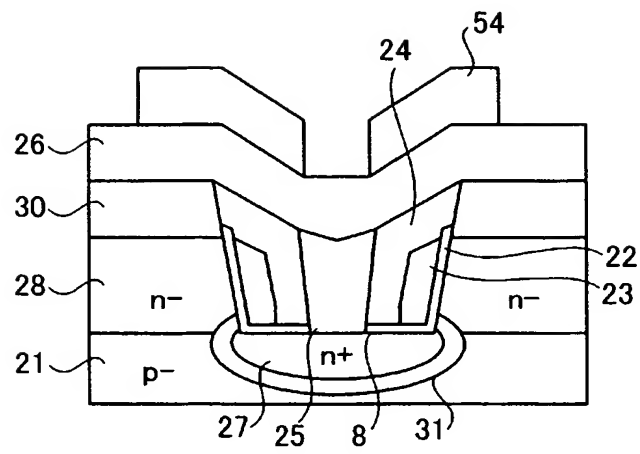


【図 5 2】

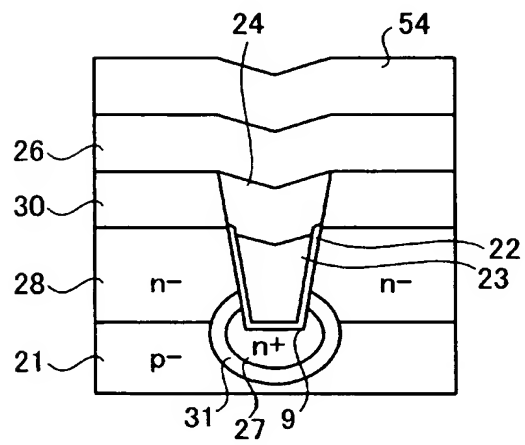




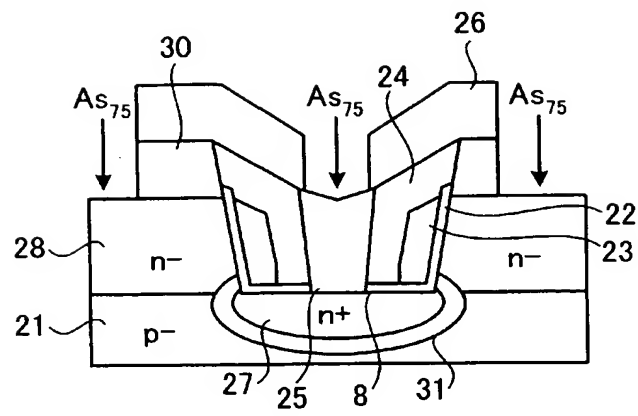
【図 53】



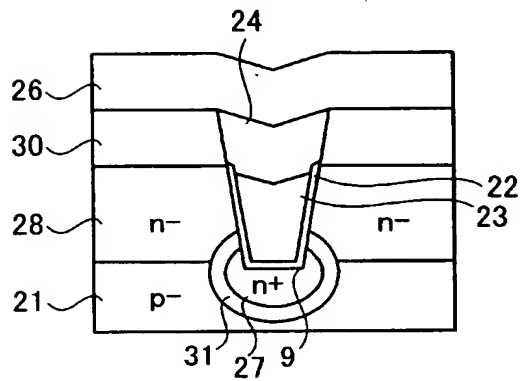
【図 54】



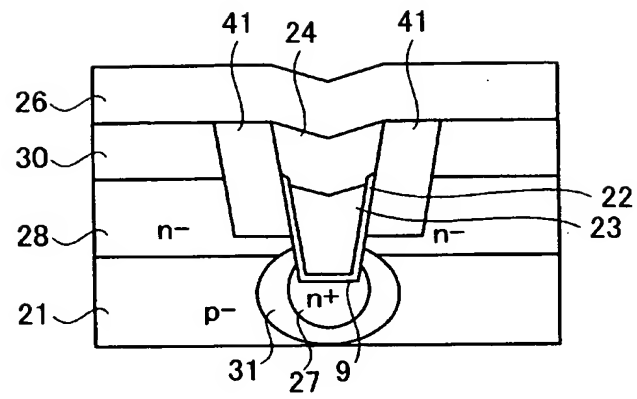
【図 55】



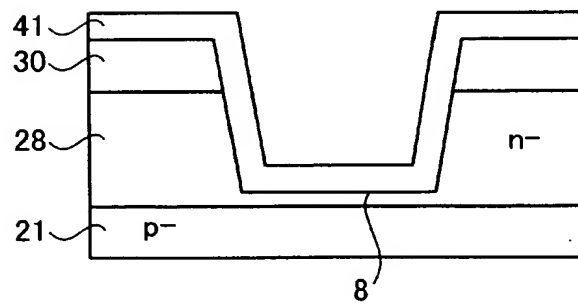
【図 56】



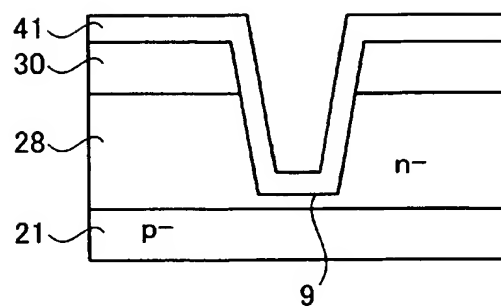
【図 57】



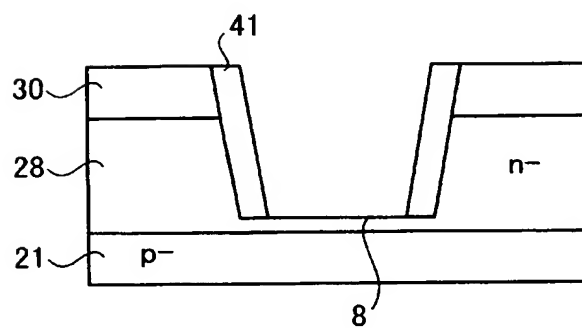
【図 58】



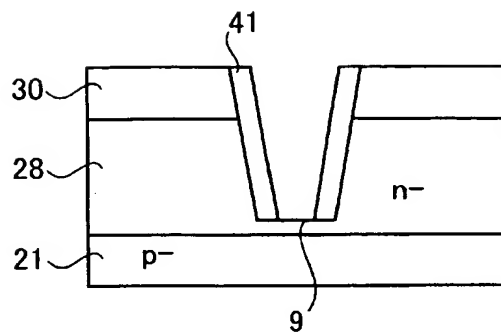
【図 59】



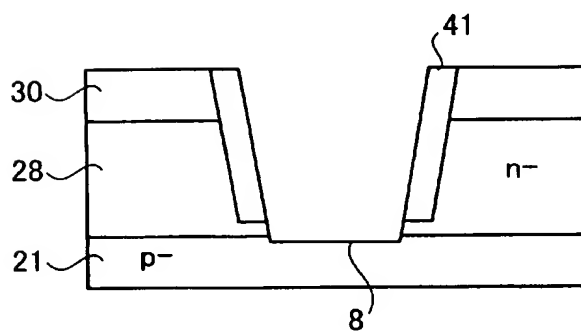
【図 60】



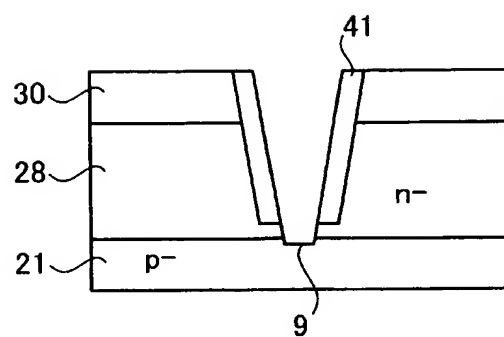
【図 6 1】



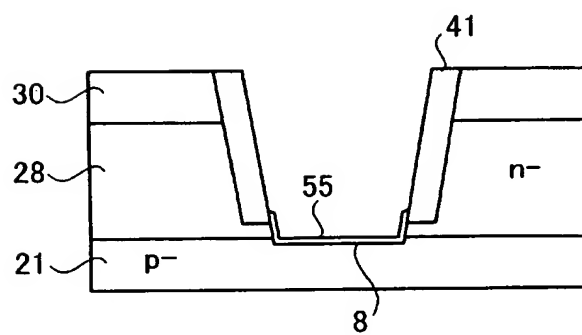
【図 6 2】



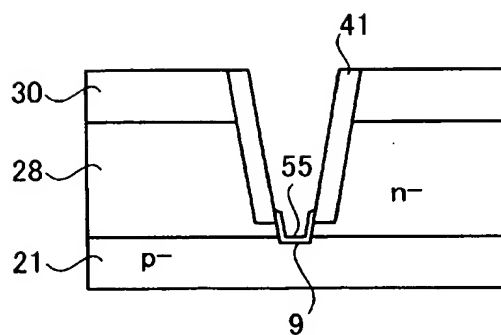
【図 63】



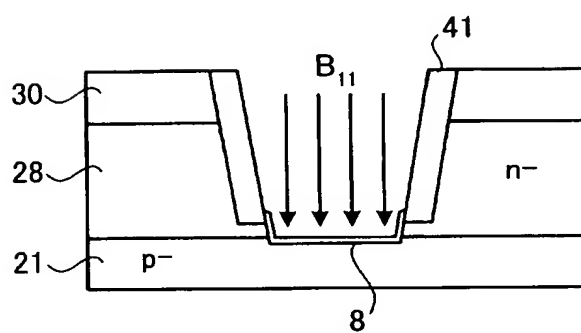
【図 64】



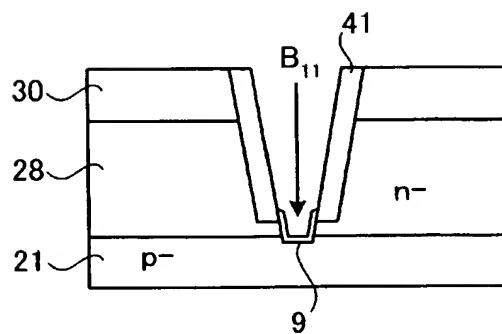
【図 65】



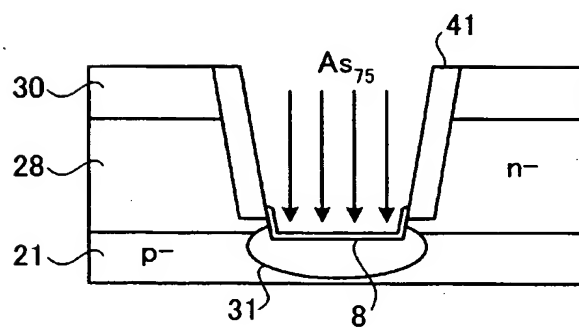
【図 66】



【図 67】

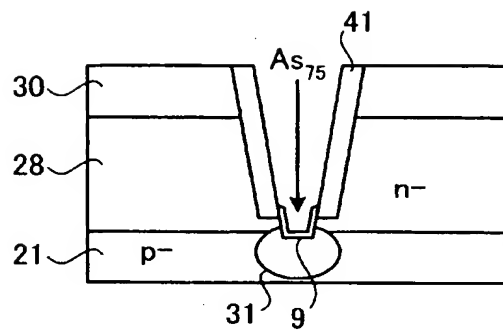


【図 68】

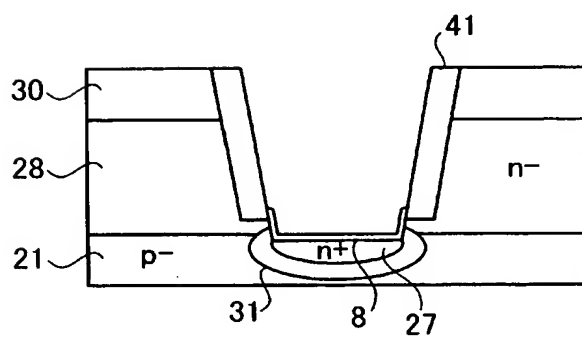




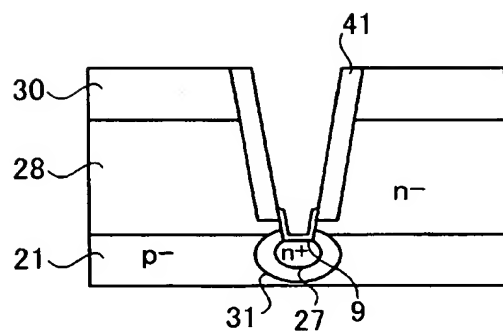
【図 69】



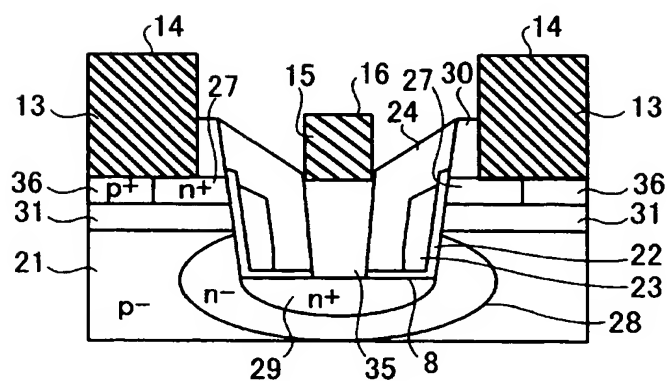
【図 70】



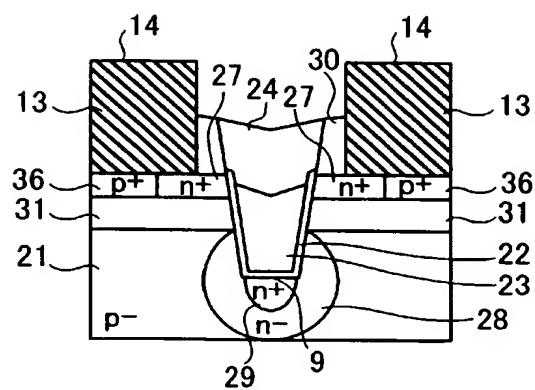
【図 7 1】



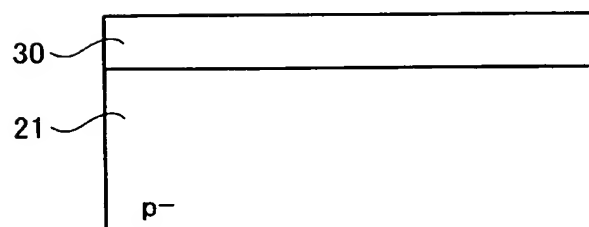
【図 7 2】



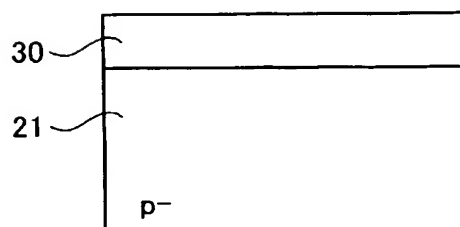
【图 7 3】



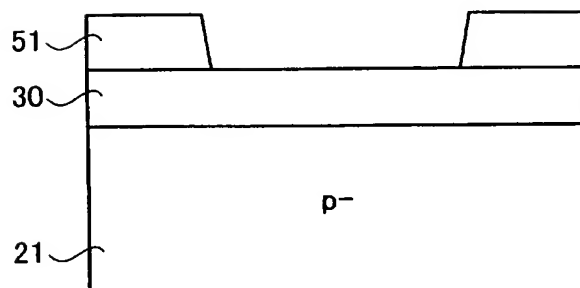
【図 7 4】



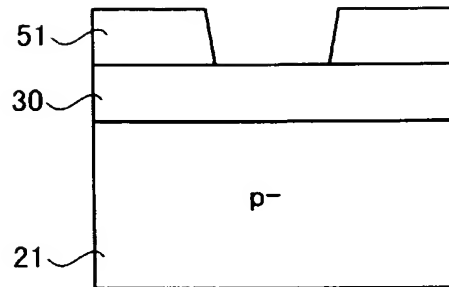
【図 7 5】



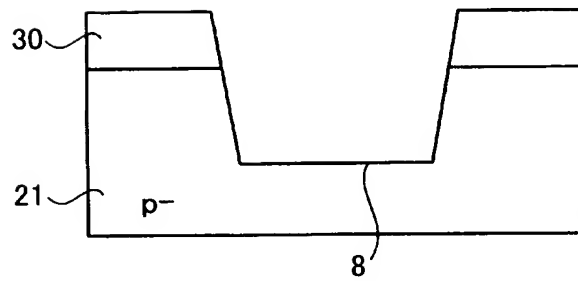
【図 7 6】



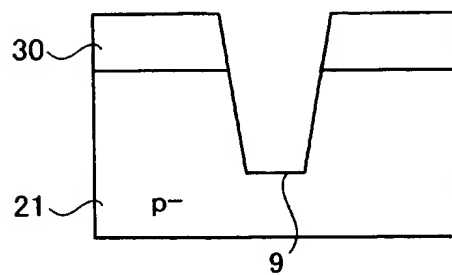
【図 77】



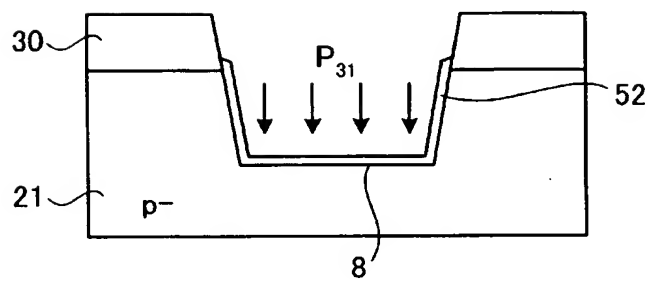
【図 78】



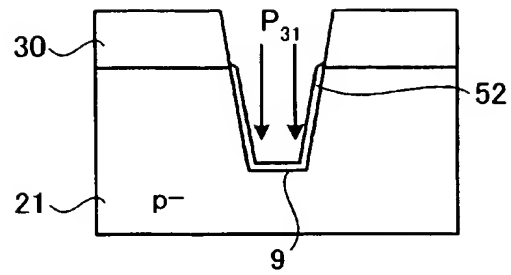
【図 79】



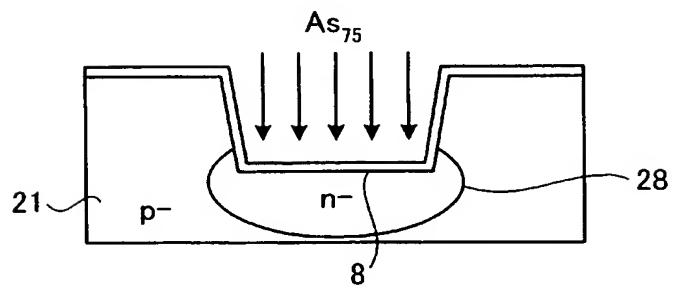
【図 80】



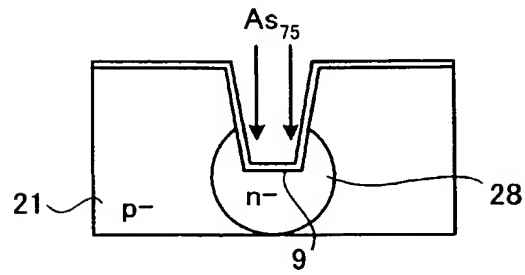
【図 8 1】



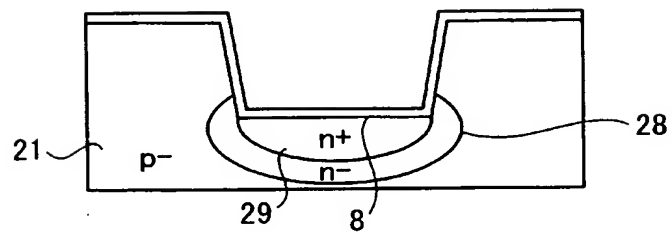
【図 8 2】



【図 83】

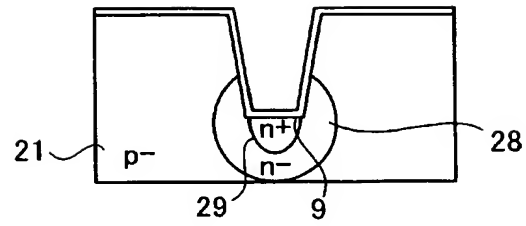


【図 84】

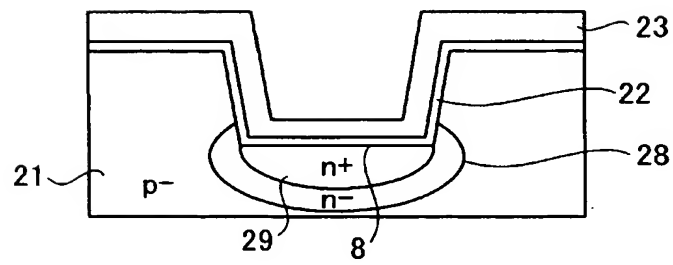




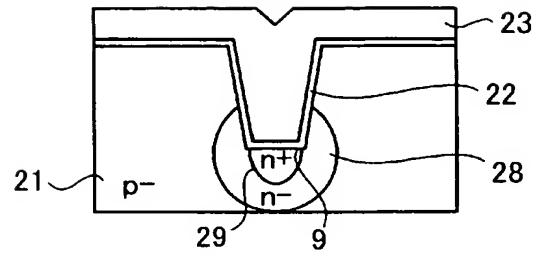
【図 85】



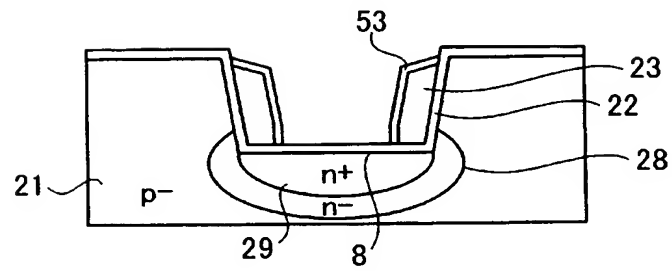
【図 86】



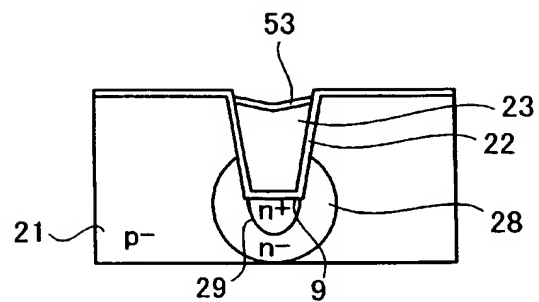
【図 87】



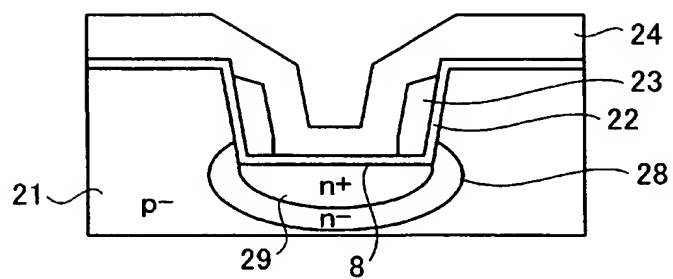
【図 88】



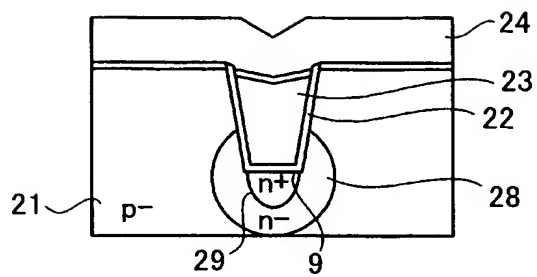
【図 89】



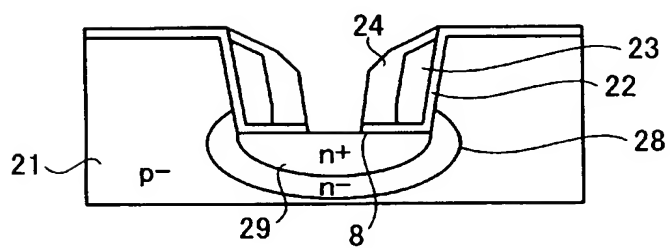
【図 90】



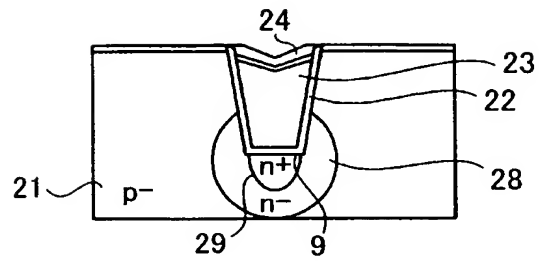
【図 9 1】



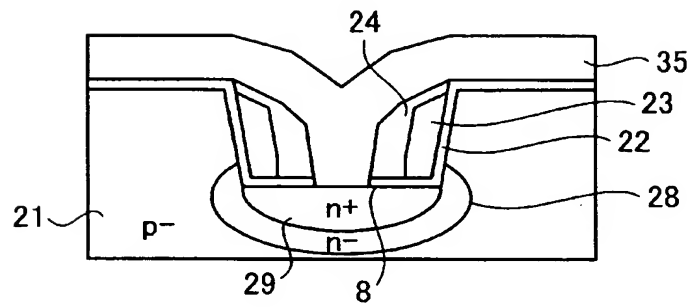
【図 9 2】



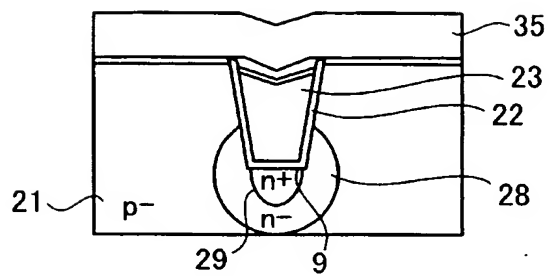
【図 9 3】



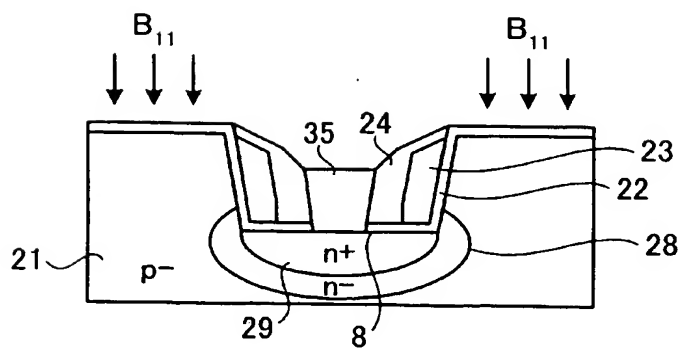
【図 9 4】



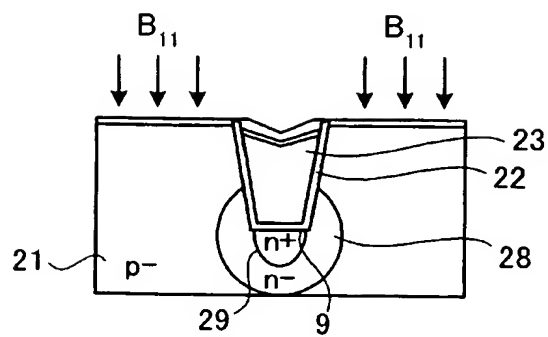
【図 9 5】



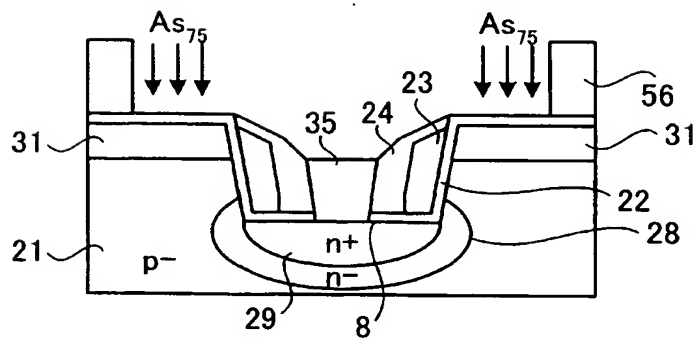
【図 9 6】



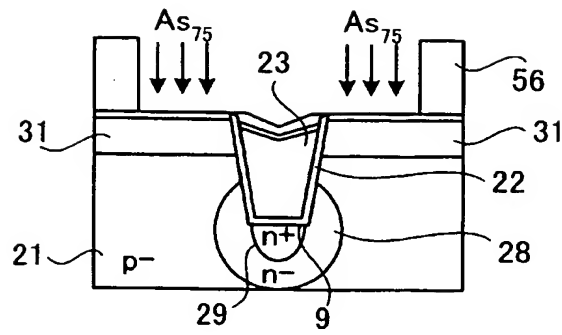
【図 97】



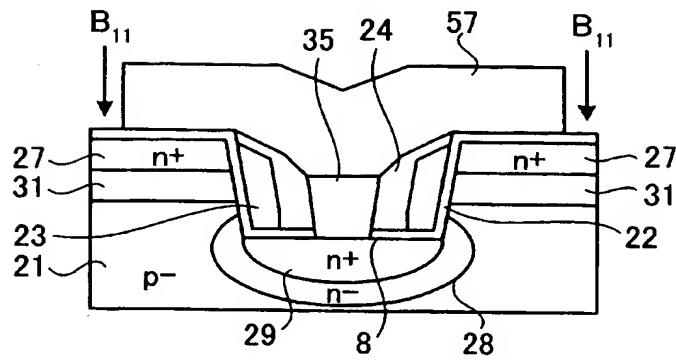
【図 98】



【図 99】

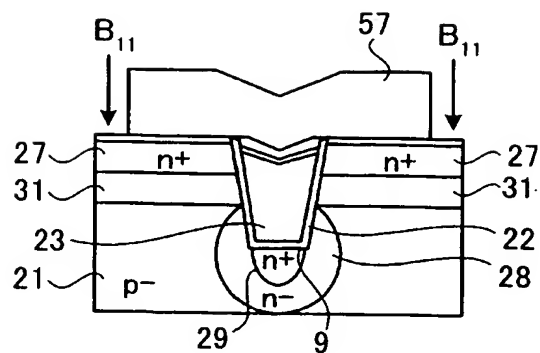


【図 100】

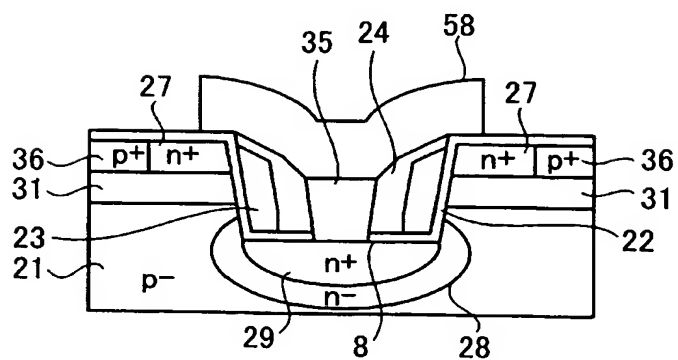




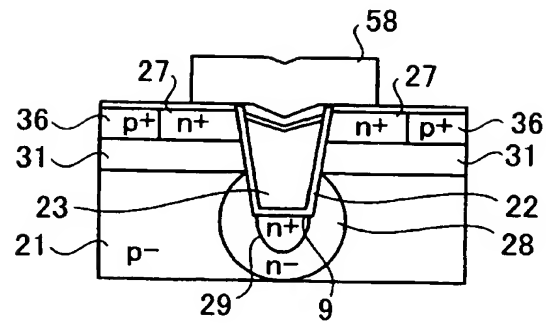
【図 101】



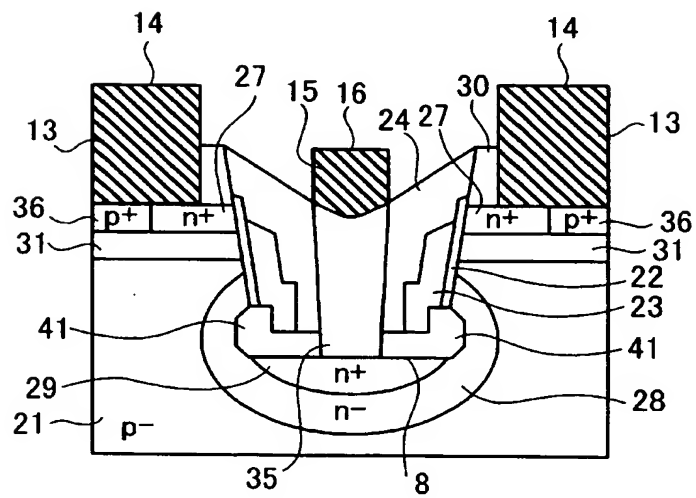
【図 102】



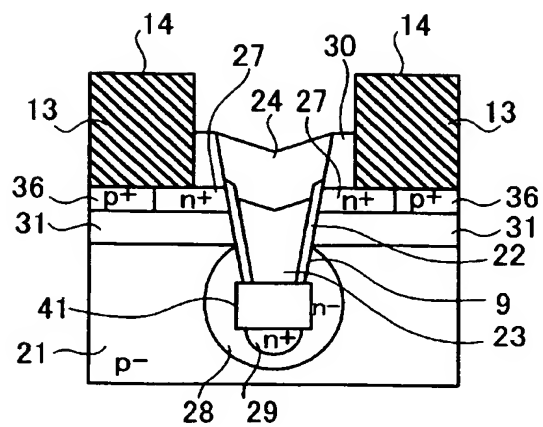
【図 103】



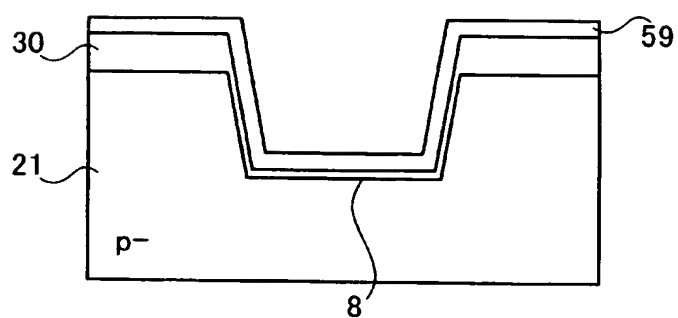
【図 104】



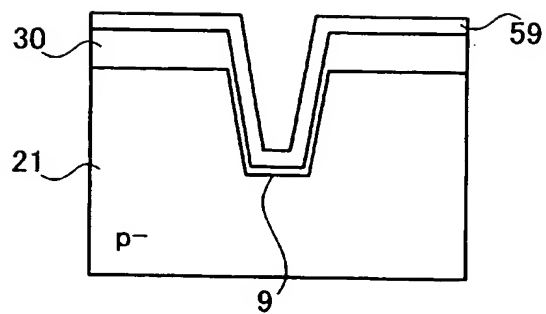
【図 105】



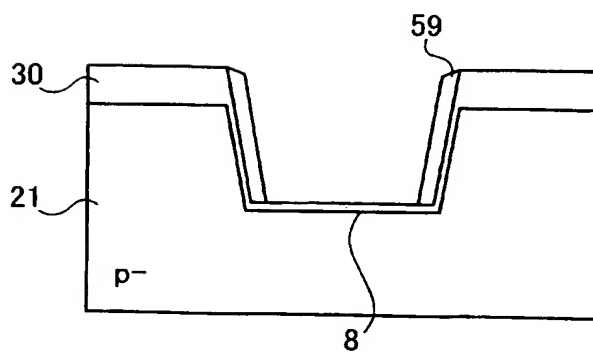
【図 106】



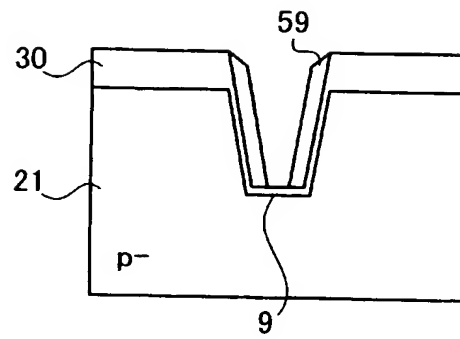
【図 107】



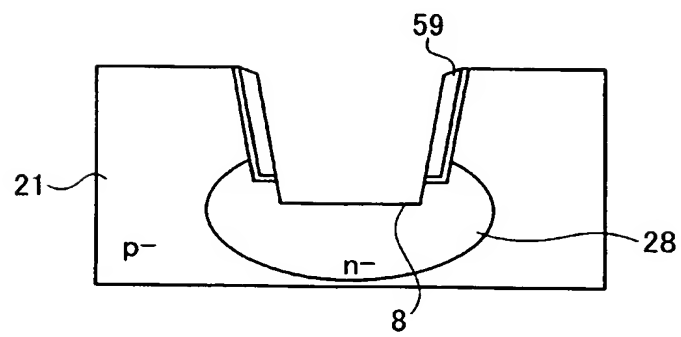
【図 108】



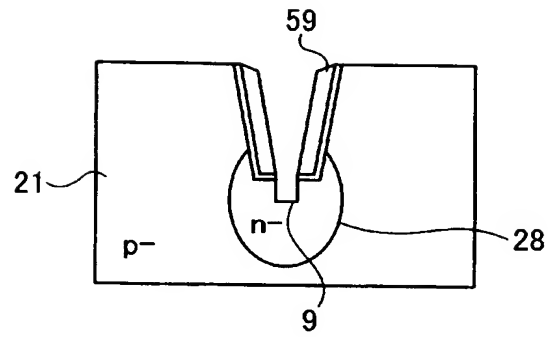
【図 109】



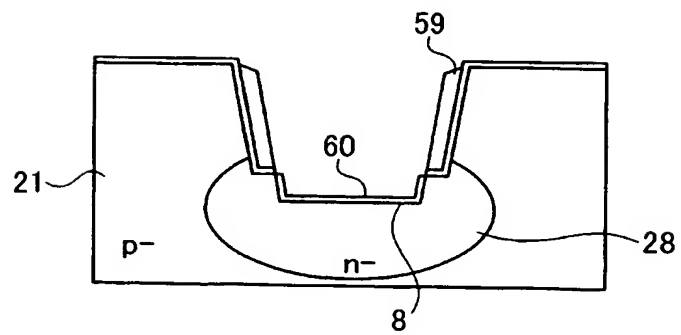
【図 110】



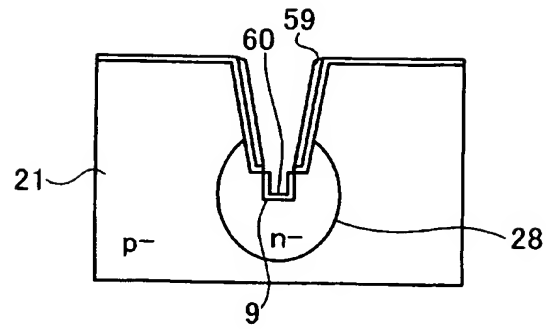
【図 1 1 1】



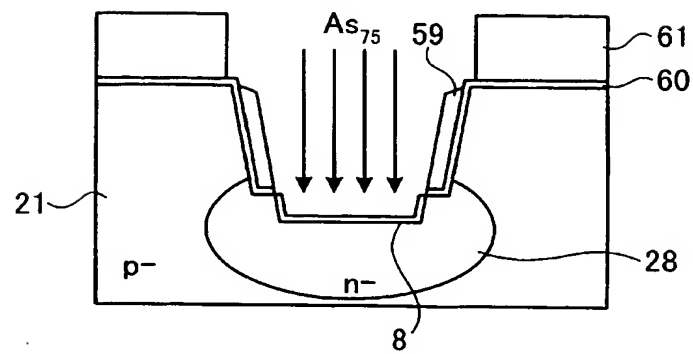
【図 1 1 2】



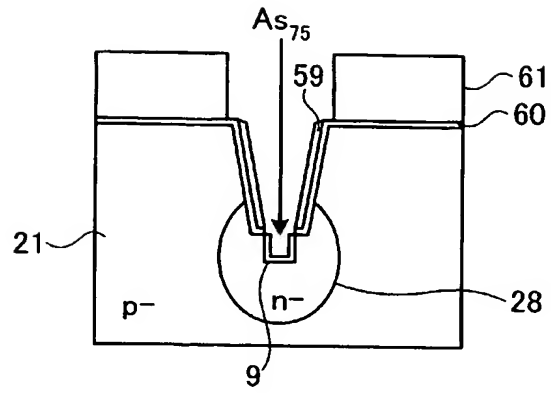
【図 113】



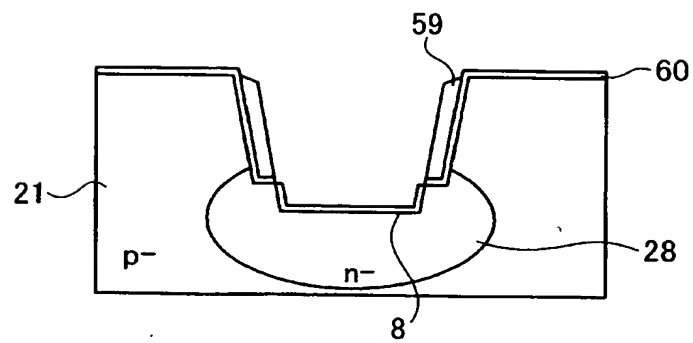
【図 114】



【図 115】

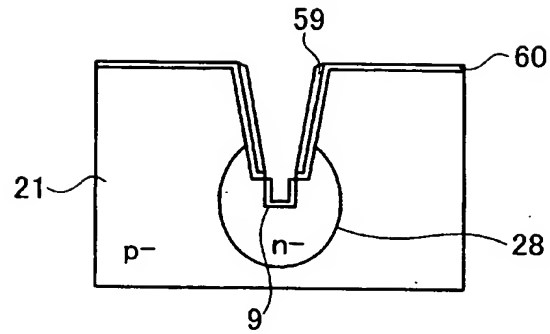


【図 116】

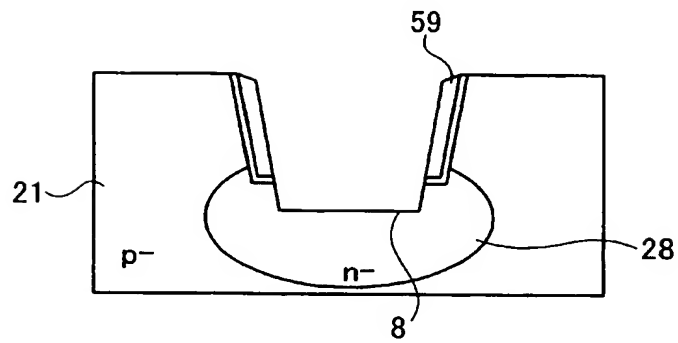




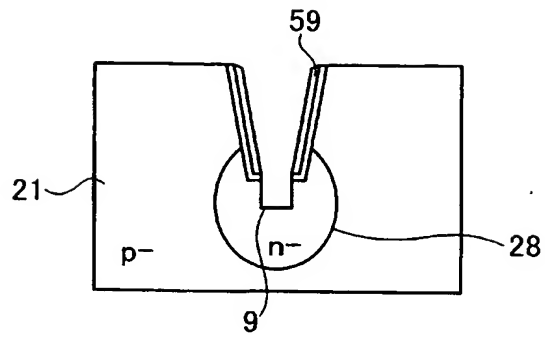
【図 117】



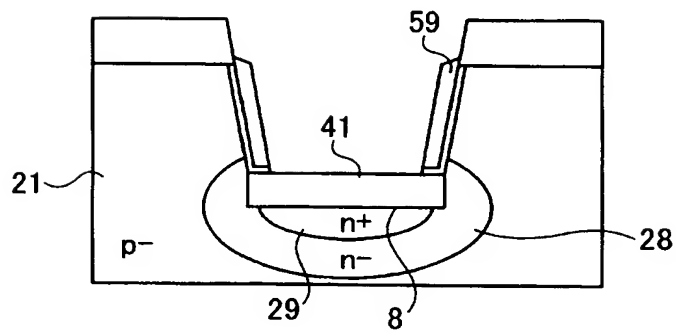
【図 118】



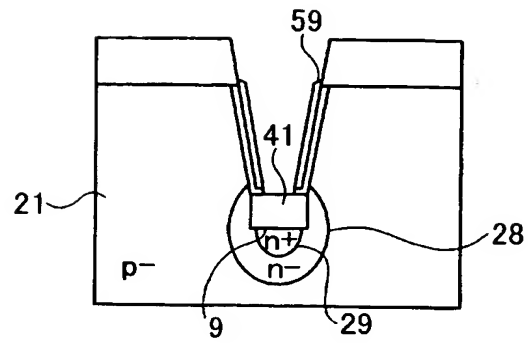
【図 119】



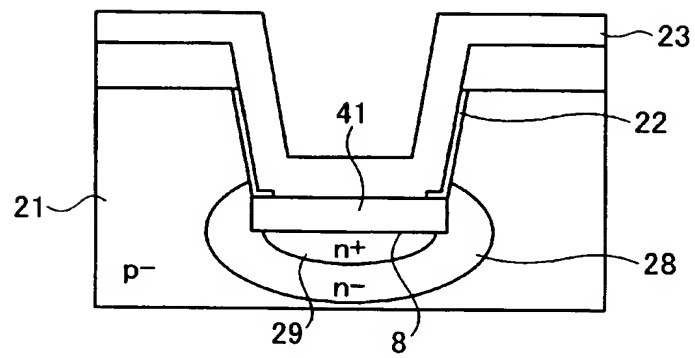
【図 120】



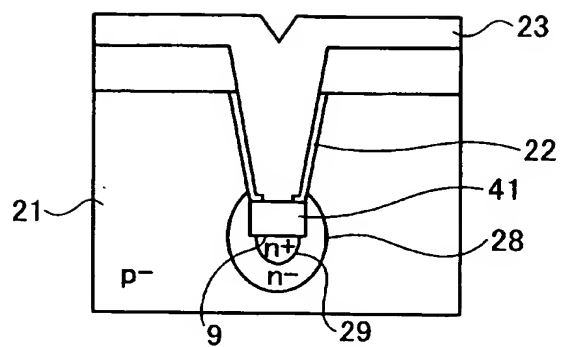
【図 121】



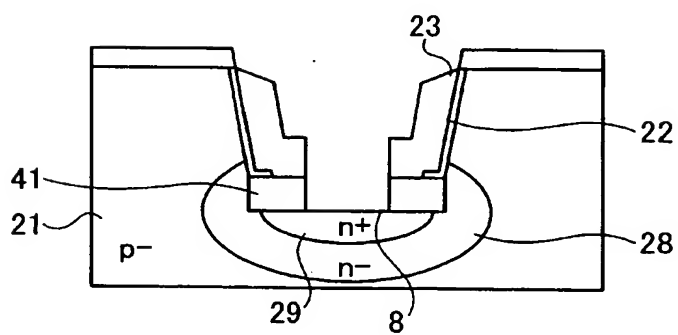
【図 122】



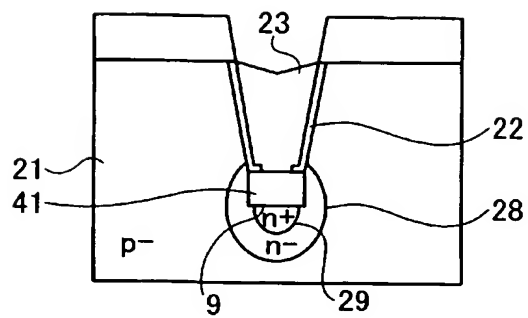
【図 123】



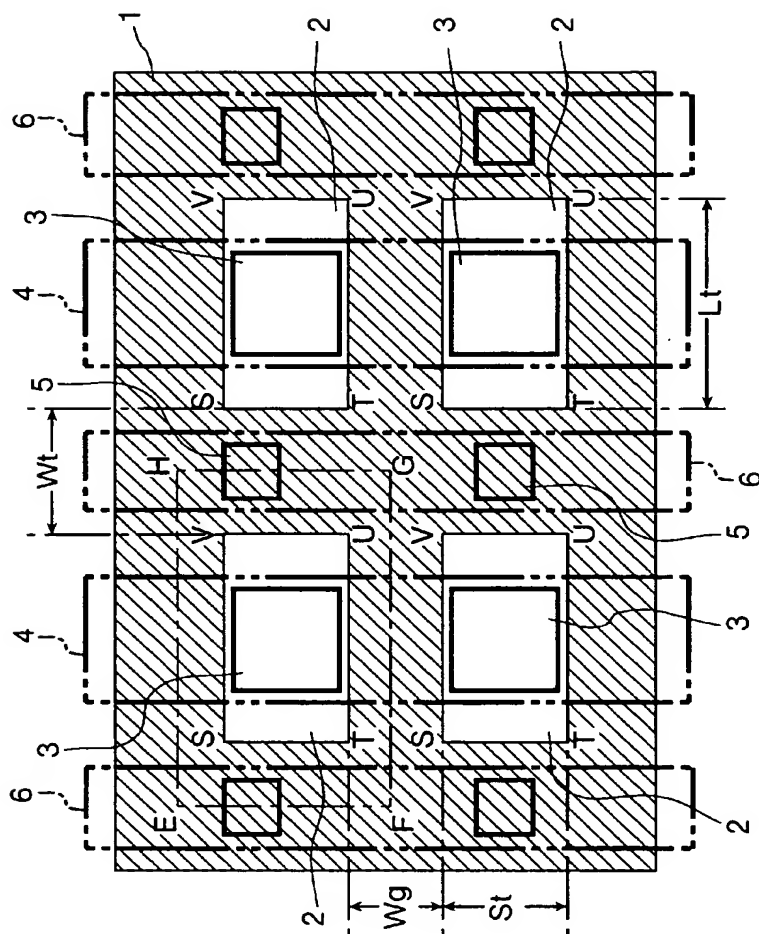
【図 124】



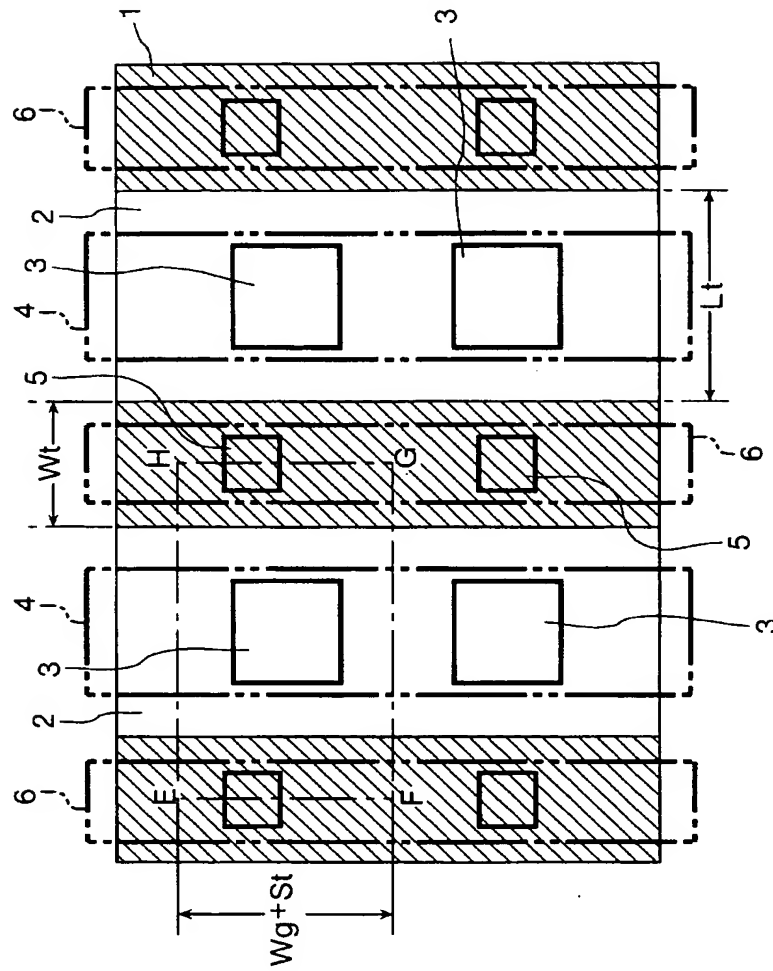
【図 125】



【図 126】



【図 127】



【書類名】 要約書

【要約】

【課題】 トレンチ横型パワーMOSFET等の半導体装置において、オン抵抗を低減すること。

【解決手段】 トレンチエッチング領域1は、活性領域に形成された第1のトレンチ8と、ゲートポリシリコンを基板表面に引き出すゲート領域に形成された第2のトレンチ9とが交差するメッシュパターンを成す。エッチングされずに残った島状の非トレンチエッチング領域2は、メッシュパターンのトレンチ8, 9につながる1以上の第3のトレンチ7により、複数の小領域に分割される。各非トレンチエッチング領域2では、ドレイン領域（またはソース領域）と電極14とを接続するためのコンタクト部13が、当該非トレンチエッチング領域2内の全小領域にまたがるように形成される。

【選択図】 図1



## 認定・付加情報

特許出願の番号	特願 2 0 0 3 - 1 7 6 3 2 7
受付番号	5 0 3 0 1 0 3 3 2 5 4
書類名	特許願
担当官	第五担当上席 0 0 9 4
作成日	平成 1 5 年 6 月 2 5 日

## &lt; 認定情報・付加情報 &gt;

## 【特許出願人】

【識別番号】	000005234
【住所又は居所】	神奈川県川崎市川崎区田辺新田 1 番 1 号
【氏名又は名称】	富士電機株式会社

## 【代理人】

申請人	
【識別番号】	100104190
【住所又は居所】	東京都千代田区霞が関 3 丁目 2 番 6 号 東京倶楽部ビルディング酒井昭徳特許事務所
【氏名又は名称】	酒井 昭徳

次頁無

【書類名】 出願人名義変更届（一般承継）  
【整理番号】 03P00207  
【提出日】 平成15年11月 7日  
【あて先】 特許庁長官 殿  
【事件の表示】  
    【出願番号】 特願2003-176327  
【承継人】  
    【識別番号】 503361248  
    【氏名又は名称】 富士電機デバイステクノロジー株式会社  
【承継人代理人】  
    【識別番号】 100088339  
    【弁理士】  
    【氏名又は名称】 篠部 正治  
    【電話番号】 03-5435-7241  
【提出物件の目録】  
    【物件名】 権利の承継を証明する書面 1  
    【援用の表示】 特願 2 0 0 3 - 3 2 5 9 4 9 の出願人名義変更届（一般承継）に  
                    添付した会社分割承継証明書  
    【物件名】 承継人であることを証明する書面 1  
    【援用の表示】 特願 2 0 0 2 - 2 9 8 0 6 8 の出願人名義変更届（一般承継）に  
                    添付した登記簿謄本  
    【包括委任状番号】 0315472

特願 2 0 0 3 - 1 7 6 3 2 7

出 願 人 履 歴 情 報

識別番号 [ 0 0 0 0 0 5 2 3 4 ]

1. 変更年月日 1 9 9 0 年 9 月 5 日  
[変更理由] 新規登録  
住 所 神奈川県川崎市川崎区田辺新田 1 番 1 号  
氏 名 富士電機株式会社
2. 変更年月日 2 0 0 3 年 1 0 月 2 日  
[変更理由] 名称変更  
住 所 神奈川県川崎市川崎区田辺新田 1 番 1 号  
氏 名 富士電機ホールディングス株式会社

特願 2 0 0 3 - 1 7 6 3 2 7

出 願 人 履 歴 情 報

識別番号

[ 5 0 3 3 6 1 2 4 8 ]

1. 変更年月日

2 0 0 3 年 1 0 月 2 日

[変更理由]

新規登録

住 所

東京都品川区大崎一丁目 1 1 番 2 号

氏 名

富士電機デバイステクノロジー株式会社